ՀԱՅԿԱԿԱՆ ՍՍՀ ԳԻՏՈՒԹՅՈՒՆՆԵՐԻ ԱԿԱԴԵՄԻԱՅԻ ԶԵԿՈՒՅՑՆԵՐ
ДОКЛАДЫ АКАДЕМИИ НАУК АРМЯНСКОЙ ССР
LXVI 1978 2

УДК 621.382 3

ФИЗИКА

Член-корреспондент АН Армянской ССР Г. М. Авакьянц,
Э. А. Петросян, В. В. Мелконян, З. Б. Плузян

Об оптимизации площади кристалла мощных многоэмиттерных транзисторов

(Представлено 19/X 1977)

Несмотря на то, что в настоящее время мощные биполярные транзисторы получили большое распространение ([1-3]) и выпускаются промышленностью развитых стран десятками миллионов штук, вопросы научного проектирования таких приборов нельзя считать окончательно разработанными.

Эта проблема обострилась особенно в последнее время, когда значительный объем продукции потребовал большие затраты кремния. Кроме того, необходимо было повысить эффективность производства.

В свете сказанного желательно рассмотреть вопрос о том—не существует ли оптимального размера пластины кремния под транзистор. при фиксированном рабочем токе прибора? Чтобы ответить на этот вопрос необходимо рассмотреть, по крайней мере, двухмерную задачу распределения токов по поверхности пластины.

Решение такой задачи и поиск оптимума несомненно эффективнее выполнить путем машинного расчета. Проводимые ниже аналитические исследования носят оценочный характер и могут послужить основой алгоритма для решения задачи на ЭВМ. Дело в том, что надо еще уточнить само понятие оптимума. Если задать только полный рабочий ток транзистора, то оптимальная и она же минимальная площадь пластины S равна I/I_0, где I—рабочий ток, а I_0—заданная плотность тока. Разумеется мы не можем выбрать I_0 равным ∞ что означает $S=0$. Этому мешает ряд факторов. Кроме того, наличие базового электрода делает необходимым дальнейшее увеличение площади. Поэтому, в конечном счете, оказывается, что, кроме полного тока, мы должны знать еще несколько параметров, чтобы задача об оптимизации относилась бы не к идеальным, а к реальным условиям.

Проектируя транзисторы, мы хотим получить не вообще заданную величину тока, а еще при этом иметь достаточную величину коэффициента усиления тока в схеме с общим эмиттером Вст. Значит нам следует задать и рабочие значения Вст. Будем считать заданным и технологические параметры, которые входят в I_0. Исходя также из возможностей технологии, фиксируем расстояние между гребенками Δ, перпендикулярное к длине их l и расстояние между гребенками в параллельном к их длине направлению l_0, т. е. ширину токособирающих шин. Не желая осложнять расчет, мы выбираем наипростейшую топологию.

Учет вышеназванных факторов приводит нас к следующему значению площади пластинки S при заданных I и I_0:

$$S = \frac{I}{I_0} \alpha\beta\gamma\delta. \tag{1}$$

Множитель α показывает во сколько раз истинная площадь пластины должна превосходить площадь идеальной $S_{ug}=I/I_0$ за счет наличия „просвета" между гребенками Δ. Очевидно:

$$\alpha = 1+\frac{\Delta}{d}, \tag{2}$$

где d — ширина одной гребенки. Коэффициент β тоже больше единицы, также как и γ и δ. β — показывает во сколько раз нужно увеличить S_{ug} в силу того, что вся площадь эмиттера (эмиттерной гребенки) дает ток. Это связано с явлением оттеснения тока к краю гребенки:

$$\beta = 1+\frac{d}{x_0}. \tag{3}$$

Здесь x_0 — эффективная ширина эмиттирующей части эмиттерного перехода, при высоких уровнях инжекции, $\bar{x}_0 \sim h\sqrt{6B_{ст}}$, h — ширина базы. Величина γ показывает во сколько раз должна быть реальная площадь пластины больше идеальной из-за токособирающей шины, имеющей ширину l_0. Очевидно:

$$\gamma = 1+\frac{l_0}{l}, \tag{4}$$

где l — длина гребенки. Наконец, δ — учитывает тот факт, что площадь пластины должна быть завышена по сравнению с идеальной, из-за потерь тока на металлизированной полоске, находящейся над эмиттером и лежащей на окисной пленке, по которой ток от гребенки идет к токособирающей шине. В случае значительного проявления эффекта оттеснения тока к краю эмиттера, пренебрегая влиянием потерь на металлизированной полоске на эффект оттеснения, мы имеем:

$$\delta = \frac{l}{A\sqrt{d+\Delta}\ \operatorname{arc\,tg}\frac{l}{A\sqrt{d+\Delta}}}, \tag{5}$$

где:

$$A = \sqrt{\frac{4 T l_1 \alpha_1}{\rho I_{э01}}}, \tag{6}$$

Здесь T — абсолютная температура, выраженная в энергетических единицах ($T = kT_1$, T_1 — температура в градусах). ρ — удельное сопротивление материала металлизированной полоски, l_1 — толщина ее, $I_{э01}$ — плотность тока эмиттера на единицу длины гребенки (когда $d \gg x_0$). При выводе (5), мы приняли, что ширина полоски пропорциональна сумме $(d+\Delta)$, т. е. $d_n = \alpha_1 (d+\Delta)$, где d_n ширина полоски; можно было бы считать, что она пропорциональна просто ширине эмиттера d. В этом случае в (5) следует $(d+\Delta)$ заменить на d. Теперь формулу (1) можно записать в развернутом виде:

$$S = \frac{I}{I_0}\left(1 + \frac{\Delta}{d}\right)\left(1 + \frac{d}{x_0}\right)\left(1 + \frac{l_0}{l}\right)\frac{l}{A\sqrt{d+\Delta}\ \operatorname{arc\,tg}\dfrac{l}{A\sqrt{d+\Delta}}}. \tag{7}$$

Считая, что полный ток транзистора, I, задан, найдем оптимизированную площадь S. Это можно сделать, например, так. Считаем Δ и l_0 фиксированными, тогда S оказывается функцией двух переменных d и l. Те значения переменных d и l, которые обеспечивают в этом случае наименьшую площадь пластины S, найдутся из условий:

$$\frac{\partial S}{\partial d} = 0, \tag{8}$$

$$\frac{\partial S}{\partial l} = 0. \tag{9}$$

Из (7) и (8) имеем:

$$\left(1 + \frac{\Delta}{d}\right)\left(1 + \frac{d}{x_0}\right)(d+\Delta)^{-1}\left\{-\frac{1}{2} + \right.$$

$$+ \frac{l}{2A\sqrt{d+\Delta}\left(1 + \dfrac{l^2}{A^2(d+\Delta)}\right)\operatorname{arc\,tg}\dfrac{l}{A\sqrt{d+\Delta}}} + \frac{1}{x_0} - \frac{\Delta}{d^2} = 0. \tag{10}$$

А из (7) и (9) получаем:

$$1 - \left(1 + \frac{l_0}{l}\right)\frac{l}{A\sqrt{d+\Delta}\left(1 + \dfrac{l^2}{A^2(d+\Delta)}\right)\operatorname{arc\,tg}\dfrac{l}{A\sqrt{d+\Delta}}} = 0. \tag{11}$$

Если теперь принять, что $\dfrac{l}{A\sqrt{d+\Delta}} \ll 1$, то из (10) следует:

$$d = \sqrt{\Delta x_0}, \tag{12}$$

и из (11):

$$l = \sqrt[3]{3/2\, A^2 (d+\Delta) l_0} \tag{13}$$

Причем в (13) величина d равна своему значению из (12). В другом придельном случае $\frac{l}{A\sqrt{d+\Delta}} \gg 1$ имеем:

$$d = \frac{x_0}{2} + \sqrt{\frac{x_0^2}{4} + 2\Delta x_0} \tag{14}$$

и:

$$l = \sqrt{\frac{2A\sqrt{d+\Delta}}{\pi} \cdot l_0}. \tag{15}$$

Причем в (15) d имеет значение из (14).

Если считать, что ширина металлизированной полоски пропорциональна не $(d+\Delta)$, а d, то мы получим следующие результаты. При $\frac{l}{A\sqrt{d}} \ll 1$ вновь оптимизированные d и l даются формулами (12) и (13), но в (13) вместо $(d+\Delta)$ под корнем должно быть d. В случае обратного неравенства $\frac{l}{A\sqrt{d}} \gg 1$ формула (14) теперь заменяется на:

$$d = \frac{1}{2}(x_0+\Delta) + \sqrt{\frac{1}{4}(x_0+\Delta)^2 + 3\Delta x_0}, \tag{16}$$

Соотношение же (15) сохраняет прежний вид, однако в правой части (15) $(d+\Delta)$ должно быть заменено на d. Когда мы принимаем, что ширина металлизированной полоски пропорциональна $(d+\Delta)$ это соответствует в основном топологии, когда края полоски выходят за края эмиттера $(\alpha_1 < 1)$. Очевидно, при пропорциональности ширины полоски $(\alpha_1 < 1)$ d мы имеем дело с конструкцией, где металлизированная полоска „лежит" внутри эмиттерной гребенки.

Следует заметить, что практические условия часто ближе к тому, когда $y_0 = \frac{l}{A\sqrt{d+\Delta}}$, $\frac{l}{A\sqrt{d}}$ порядка единицы и здесь желателен тогда машинный расчет d и l, поскольку предстоит решать два трансцендентных уравнения (10) и (11). Можно в тоже время утверждать, как показывает анализ, что приближение $\frac{l}{A\sqrt{d+\Delta}} \gg 1$ с меньшей ошибкой позволяет рассчитать d и l, когда $y_0 \sim 1$, нежели использование в этом случае формулы для $y_0 \ll 1$.

Нетрудно видеть, что функция $S\,(l, d, \Delta, l_0)$ экстремума по Δ и l_0 не имеет. Чем меньше Δ и l_0, тем меньше по абсолютному значению будет величина оптимизированной площади.

До сих пор мы никак не принимали во внимание тот факт, что возможности отвода тепла от транзистора не неограничены. Пусть

IV — величина выделяемого тепла в транзисторе. P_N — отводимое тепло с единицы площади кристалла. Очевидно, что:

$$S = \frac{IV}{P_N}. \tag{17}$$

Здесь V — напряжение на транзисторе во включенном состоянии. Очевидно, что P_N определяется свойствами корпуса и топологией транзистора, а также зависит от допустимого перепада температур. Будем считать, что P_N является задаваемым параметром.

Чтобы увидеть, как сказывается наличие параметра P_N на особенностях проектирования транзистора, ограничемся рассмотрением случая, когда потерей тока на металлизированной полоске можно пренебречь, а I_0 мало по сравнению с I (см. (7)). В этом приближении сравнивая (17) и (3) получаем:

$$\frac{IV}{P_N} = \frac{I}{I_0}\left(1 + \frac{\Delta}{d}\right)\left(1 + \frac{d}{x_0}\right). \tag{18}$$

Разрешая (18) относительно d, находим:

$$d_{1,2} = \frac{1}{2}\left(x_0\left(\frac{IV}{P_N} - 1\right) - \Delta\right) \pm \left[\frac{1}{4}x_0\left(\frac{IV}{P_N} - 1\right)^2 - \Delta x_0\right]^{1/2} \tag{19}$$

Прежде всего видно, что оба значения $d_{1,2}$ могут быть действительными и положительными. Далее, при:

$$x_0 + \Delta > x_0 \frac{I_0 V}{P_N} \tag{20}$$

$d_{1,2}$ отрицательны, что означает, что такое соотношение не реализуемо: нельзя с единицы площади отвести тепла больше, чем там выделяется на этой же площади в минимальном случае.

Подкоренное выражение в (10) обращается в нуль при:

$$\frac{I_0 V}{P_N} = \left(1 + \sqrt{\frac{\Delta}{x_0}}\right)^2 \tag{21}$$

Правая часть (21) равна отношению оптимизированной площади кристалла к идеальной для того же тока. d в этом случае равно своему значению в (12).

Если отношение $\frac{I_0 V}{P_N}$ меньше, чем (21), то решения для d становятся комплексными. Это следует понимать так: если отводимая удельная мощность P_N превосходит выделяемое удельное тепло в число раз больше, чем отношение идеальной площади к оптимизированной, то такое состояние не может быть стационарным. Такой транзистор невозможно спроектировать.

Поэтому оба значения d: d_1 и d_2 для реального транзистора должны быть отнесены к структурам, у которых отношение $\frac{I_0 V}{P_N}$ или превосходит правую часть (21). Можно или нельзя спроектировать оптимизированный транзистор, при заданн м Δ, будет зависеть от того, возможно или нет выполнение равенства (21), скажем, при фиксированном коэффициенте усиления Вст и заданном профиле легирования примесей?

Если I_0, V, P_N известны, то (21) можно использовать для определения того Δ, которое обеспечит оптимизированный вариант транзистора.

По разным причинам может оказаться, что соотношение (21) использовать нельзя. Тогда, как следует из (19) существуют два значения d, при которых можно обеспечить стационарную работу транзистора с фиксированными значениями других параметров (l, I_0, V, P_N, x_0, Δ). Площадь кристалла в обоих случаях будет одна и таже тогда, как число гребенок будет для каждого значения d—свое. Если $\frac{I_0 V}{P_N} \gg 1$ то:

$$d_1 \simeq x_0 \frac{I_0 V}{P_N}, \tag{22}$$

$$d_2 \simeq \Delta \frac{P_N}{I_0 V}. \tag{23}$$

Число гребенок:

$$N_{1,2} = \frac{S}{(d_{1,2}+\Delta) l}. \tag{24}$$

Если, например,

$$\Delta \sim x_0 \quad \text{то} \quad d_1 > d_2 \quad \text{и} \quad N_1 > N_2.$$

Мы видим, что в отличие от способа проектирования мощного транзистора, когда за исходную величину выбирается ток с единицы длины периметра эмиттера, в случае оптимизированного метода проектирования, а также при проектировании с учетом конечного теплового сопротивления транзистора, ширина гребенки d каждый раз имеет вполне конкретное значение (в случае двух координатной оптимизации конкретную величину имеет и длина гребенки). Такой способ проектирования обеспечивает рациональное использование исходного п/п материала и повышает надежность работы прибора, путем согласования параметров топологии кристалла со свойствами корпуса, при заданных технологических условиях.

Если эффект оттеснения тока к краю эмиттера проявляется слабо, т. е. заметный вклад в ток дают все точки вдоль ширины эмиттера d, то δ из (5) имеет вид (когда $d_{\text{эфф}} = \alpha_1 d$):

$$\delta = \frac{l/A_1}{\operatorname{arc\,tg} l/A_1}, \tag{25}$$

где

$$
A_1 = \sqrt{\frac{2Ta_1 l_1}{j_{\text{ю}}\rho}}. \tag{26}
$$

Здесь $j_{\text{ю}}$ — плотность тока в точке $x=0$ — которая находится на краю гребенки, примыкающей к токосборной эмиттерной шине.

Нетрудно видеть, что вновь мы можем оптимизировать площадь кристалла, причем для d получаем (независимо от отношения l/A_1) формулу (12), а для l соотношение (13) и (15), но в последнем следует $A\sqrt{d+\Delta}$ заменить на A_1.

В заключение рассмотрим численный пример на оптимизацию ширины эмиттерной гребенки. Обратимся, например к формуле (16). Примем, что ширина базы эмиттера $h=2$ *мкм*, $B_{\text{ст}}=10$; согласно $x_0 = h\sqrt{6B_{\text{ст}}}$ имеем $x_0=15$ *мкм*; примем также, что $\Delta=15$ *мкм*. Тогда на основании (16) $d=50$ *мкм*. Однако значение d есть в данном случае лишь полуширина эмиттерной гребенки, ибо величина x_0 относится лишь к одной стороне эмиттера. При удвоении x_0 удваивается естественно, и d (см. (16)).

Изложенные принципы расчета топологии можно использовать и при проектировании логических БИС.

Ереванский государственный университет

Հայկական ՍՍՀ ԳԱ թղթակից-անդամ Գ. Մ. ԱՎԱԳՅԱՆՑ,
Է. Ա. ՊԵՏՐՈՍՅԱՆ, Վ. Վ. ՄԵԼՔՈՆՅԱՆ, Զ. Բ. ՊԼՈՒՋՅԱՆ

Հզոր բազմաէմիտերային տրանզիստորի բյուրեղի մակերեսի օպտիմիզացիայի մասին

Մշակված է հզոր բազմաէմիտերային տրանզիստորի նախագծման մեթոդիկա, որը ապահովում է բյուրեղի մինիմալ մակերես, սարքի տրված ելքային պարամետրերի համար։ Զարգացված է հզոր տրանզիստորի հաշվման մեթոդիկան, հաշվի առնելով պատյանի հատկությունները, մասնավորապես նրա ջերմային դիմադրությունը։

Առաջարկված սկզբունքները կարող են օգտագործվել մեծ ինտեգրալ սխեմաների (БИС) *նախագծման համար։*

ЛИТЕРАТУРА — ԳՐԱԿԱՆՈՒԹՅՈՒՆ

[1] *В. Г. Колесников, В. Н. Никитин, В. Ф. Сыкоров, Б. К. Петров, Г. В. Сонов, В. С. Горохов*, Кремниевые планарные транзисторы, «Советское радио», М., 1973. [2] *Я. А. Федотов*, Основы физики полупроводниковых приборов, «Советское радио», М., 1969. [3] *Е. З. Мазель*, Мощные транзисторы, «Энергия», М., 1969.