

Վ.Շ. ՄԵԼԻՔՅԱՆ, Ա.Ա. ԳԱԼՍՏՅԱՆ, Ա.Մ. ԴԱՆԻԵԼՅԱՆ, Հ.Հ. ՄԱՀԱԿՅԱՆ,
Վ.Ա. ՄԱՀԱԿՅԱՆ, Ռ.Մ. ՍՈՂՈՍՈՆՅԱՆ

ՄԵՔԵՆԱՅԱԿԱՆ ԽՈՐ ՈՒՍՈՒՑՄԱՆ ՄՈՂԵԼԻ ԿԻՐԱՌՄԱՄԲ ԻՆՏԵԳՐԱԼ
ՄԻԿՐՈԷԼԵԿՏՐՈՆԻԿԱՆ ՄԱՍԻՆ ԾԱՌԻ ՖԻԶԻԿԱԿԱՆ ՆԱԽԱԳԾՄԱՆ
ԱՐԴՅՈՒՆԱՎԵՏՈՒԹՅԱՆ ԲԱՐՁՐԱՑՄԱՆ ԵՂԱՆԱԿ

Հայտնի է, որ սինթրոազդանշանային ծառի կառուցումն ինտեգրալ սխեմաների ֆիզիկական նախագծման հիմնական փուլերից է, քանի որ այն բարձր արագագործությամբ ինտեգրալ սխեմաներում կարող է սպառել ընդհանուր էներգիայի 50%-ը: Այդ շղթաների բարելավումը կնվազեցնի ոչ միայն էներգասպառումը, այլ նաև կլուծի ժամանակային պարամետրերի և ընթացակարգի մյուս փուլերում առաջացող ծրագծելիության խնդիրները:

Ուստի սինթրոազդանշանային ծառի նախագծման գործիքները կարող են բարձրացնել նախագծի արդյունավետությունը, քանի որ հաճախ նախագծման ընթացքը ժամանակատար է և հաշվողական ռեսուրսների առումով անարդյունավետ: Առաջարկվող մոտեցումը, հիմնված լինելով մեքենայական ուսուցման մոդելի վրա, թույլ է տալիս՝ կանխատեսելու հաջորդական տարրերի վատթարացված պարամետրերը, և ըստ կանխորոշման արդյունքների, կիրառելով տարրերի խմբավորված տեղաբաշխումը, լավարկվում են սինթրոազդանշանային ծառի պարամետրերը:

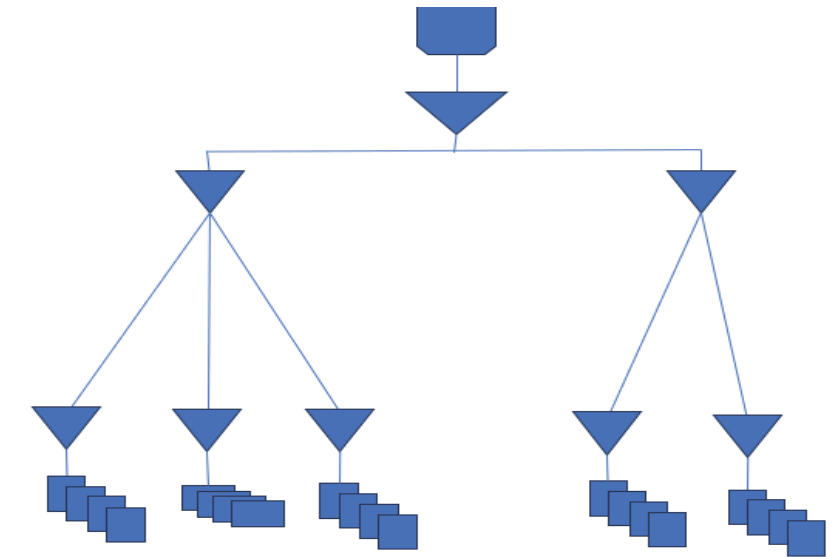
Առանցքային բառեր. ինտեգրալ սխեմա, մեքենայական ուսուցում, սինթրոազդանշանային ծառ, ֆիզիկական նախագիծ, արհեստական նեյրոնային ցանց:

Ներածություն: Ինտեգրալ սխեմաների (ԻՄ) նախագծման բարդության աճի շնորհիվ՝ դրանցում տարրերի քանակն աճում է ավելի արագ, քան Մուրի օրենքում [1]: ԻՄ-երի ներկայիս զարգացումները հանգեցրել են արագագործության կտրուկ մեծացման՝ թվային միկրոսխեմաներում սինթրոազդանշանը հասել է մինչև տասնյակ *ՉՀ*-ի, տարրերի չափերի փոքրացման՝ մինչև մեկ կամ մի քանի *նմ*-երի, խտության մեծացման՝ մինչև մոտավորապես 150 միլիոն տրանզիստորի 1 *մմ*² մակերեսում: Արագագործության մեծացման հետ փոքրանում է ազդանշանների փոխանցատման ժամանակը, իսկ խտության մեծացումը հանգեցնում է իրար մոտ, զուգահեռ լարերի միջև հեռավորության փոքրացման: Վերջինս հանգեցնում է ԻՄ-ում ունակությունների մեծացմանը [2]:

Սինթրոազդանշանային ծառի (ՄՕ) ֆիզիկական նախագծումը կարևոր գործընթացներից է ԻՄ-երի ժամանակային պարամետրերը և էներգասպառումը որոշելու համար: Հայտնի է, որ սինթրոազդանշանը կիրառվում է հաջորդական

տարրերին, որի նպատակը համակարգի համաժամանակեցումն է: Մինչ ազդանշանը կհասնի հաջորդական տարրին, տեղի է ունենում ժամանակային ուշացում: Ասինքրոնացումը տեղի է ունենում տրամաբանական տարրերի ժամանակային պարամետրերի ուշացման, մետաղալարերի երկարության և այլ ֆիզիկական պատճառներով: Հետևաբար, ՄԾ-ի նախագծումը որոշիչ փուլ է ավտոմատացված նախագծման ընթացակարգերում՝ հաշվի առնելով այս բացասական երևույթներից:

Արդի ՄԾ-ի նախագծման ամենահայտնի տարբերակը բազմադրյուր ծառի վրա է հիմնված, որտեղ գլոբալ միջմիացումները «H» տեսակի կառուցվածքն ունեն (նկ. 1) [3]:



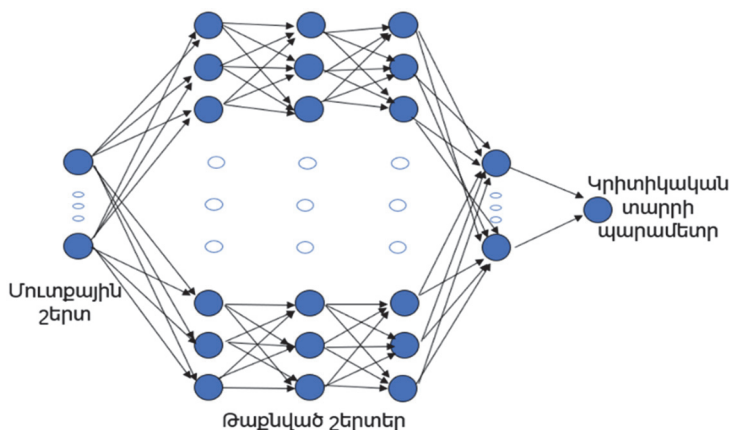
Նկ. 1. ՄԾ-ի արդի կառուցվածքը

ՄԾ-ի վերջնակետը ենթաձառերի հաջորդական տարրերն են: H կառուցվածքի այս տեսակը արդյունավետորեն նվազեցնում է սինքրոնազդանշանի ժամանման տարբերությունները, քան ստանդարտ տեսակը, սակայն ժամանակի վերլուծությունը ավելի բարդ է, և այն ավելի շատ էներգիա է սպառում բեռնվածության պատճառով: ՄԾ-ի «տերևների» կամ հաջորդական տարրերի տեղորոշումը կատարվում է տեղաբաշխման ժամանակ: Բազմադրյուր ՄԾ-ի նախագծման կրկնությունը տարատեսակ շրջիչների, բուֆերների կամ հաջորդական տարրերի ֆիզիկական տեղաբաշխման համար պահանջում է հաշվողական մեծ ռեսուրսներ: Հաջորդական տարրերը խմբավորվում են, որպեսզի նվազեցվեն տարրերի միջև գոյություն ունեցող ժամանակային տարբերությունները [4]:

Մխեմաների բարդությունների առաջընթացով և մեկ ԻՄ-ում միլիարդավոր տրանզիստորների ինտեգրմամբ՝ ավտոմատացված նախագծման ընթացակար-

գերը կարևոր դեր են խաղացել: Գոյություն ունեցող սինթետիկ և նախագծման տեխնիկան ունի մի քանի սահմանափակումներ, ներառյալ ծախսերը և սխեմաների մասշտաբայնությունը: Այդ զարգացումներն ապահովել են ԻՄ-երի հաճախությունների շարունակական մեծացումը, պայմանավորելով ՄԾ-ի նախագծման դժվարացումներ [5,6]: Օրինակ՝ Apple-ի A սերիայի պրոցեսորներն ունեն ավելի շատ տրանզիստորներ, քան երբ 2021 թվականին դրանք ունեին 15 միլիարդ A15-ի համար՝ 2018-ին A12-ի 7 միլիարդի դիմաց [7]: Նման աճը սովորաբար նշանակում է ավելի երկար նախագծման ժամանակ և երթուղու կրկնություններ: Մխեմայի ճշգրիտ և արագ կանխատեսումները նվազեցնում են ԻՄ-ի շրջադարձային ժամանակների ավելացման խնդիրը:

Ներկայացվում է հաջորդական տարրերի պարամետրերի կանխատեսման, կախված տարրերի թե ֆիզիկական և թե ժամանակային պարամետրերից, և դրա հիման վրա՝ խմբավորման նոր մոտեցում, որը հիմնված է մեքենայական խոր ուսուցման արհեստական նեյրոնային ցանցերի (նկ. 2) [8] մոդելի վրա:



Նկ.2. Առաջարկվող մոտցման նեյրոնային ցանցի պարզ կառուցվածքը

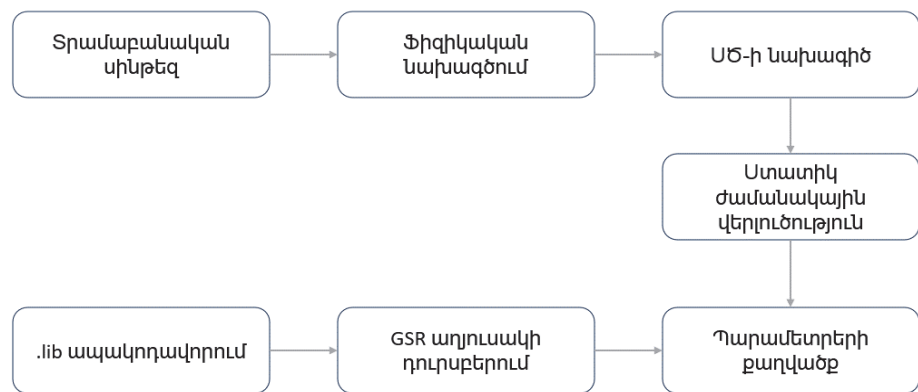
Հաջորդական տարրերի պարամետրերի կանխորոշման և դրանց ճշգրիտ ֆիզիկական տեղորոշման խնդիրը կարևոր է, քանի որ ԻՄ-երի հաճախության շարունակական և դրանց ֆունկցիոնալության մեծացմանը զուգընթաց՝ այն բարդացել է: Հետևաբար, դրանց կանխատեսման և տեղաբաշխման անհրաժեշտությունը նախագծման վաղ փուլերում շատ մեծ է:

Այս խնդիրների լուծման նպատակով մշակվել են նախագծման մեթոդներ [8-10], որոնք կիրառվում են բարձր հաճախություններում աշխատող ԻՄ-երում՝ դրանց տեղաբաշխումը լավարկելու նպատակով:

Այդ մեթոդներից է մինչ ծրագծումը միկրոսխեմայում յուրաքանչյուր հաջորդական տարրին միացող լարի հապաղումը հաշվելը [8,9], ապա ըստ այդ

հաշվարկի՝ ժամանակային պաշարը գտնելը: Այս տարբերակի առավելություններից ճշգրտության մեծացումն է, սակայն թերություններից է երեք անգամ ավելի շատ հաշվողական ռեսուրսի ծախսումը, քան այն ֆիզիկական նախագծման գործիքները, որոնք կատարում են այդ կանխատեսումները մինչ ծրագծումը: Մյուս առկա մոտեցումը [10], որը հայտնի է գրականությունից, կենտրոնացված է ՄԾ-ի նախագծում իրականացնելուց հետո ժամանակային պարամետրերը կանխատեսելուն, որը համեմատաբար հեշտ խնդիր է, սակայն այս տարբերակը հնարավորություն է տալիս կրճատելու նախագծումից մինչ արտադրություն ժամանակահատվածը: Այս տարբերակները (նկ. 3) [8-10] հիմնված են ռեգրեսիոն մոդելների վրա, այդ պատճառով ամենամեծ ԻՄ-ն, որի վրա կատարվել է աշխտանքի թեստավորումը, մոտավորապես, երեք հարյուր հազար տրամաբանական տարր է, որը այդքան էլ շատ չէ ներկա ժամանակներում:

Առաջարկվող մոտեցման առավելությունները կարելի է նշել այսպես.



Նկ. 3. Ժամանակային պարամետրերի կանխատեսման առկա մոտեցումը

- Այս տարբերակը չի հաշվառում միայն ժամանակային պարամետրական խնդիրները, ներառում է նաև ֆիզիկական և էլեկտրական խնդիրները ԻՄ-երում:
- Ժամանակային պարամետրերի կանխորոշումը ռեգրեսիոն խնդիր է, իսկ առաջարկվածը չի վերաբերում այդ խնդրի շարքին, որի շնորհիվ հաջորդական տարրերի պարամետրերի կանխորոշումը հնարավոր է լինում կատարել ավելի կարճ ժամկետներում:
- Առկա տարբերակներով ՄՈՒ մոդելների կրկին ուսուցումը ավելի ժամանակատար է, քան այս մոտեցմամբ:

Առաջարկվող մեթոդիկա: Աշխատանքի նպատակն է հաջորդական տարրերի վատթարացված պարամետրերի կանխորոշումը: Այն կախված է տարատեսակ ֆիզիկական, էլեկտրական և ժամանակային պարամետրերից և այդ տարրերի արդյունավետ խմբավորված տեղաբաշխման՝ ՄԾ-ի լավարկումից (նկ. 4):

```

graph TD
    DEF1[DEF] --> ANN[Արհեստական Նեյրոցանցային մոդել]
    DB[Տվյալների բազա] --> ANN
    MSDESIGN[DEF ՄԾ-ի նախագծումից հետո] --> ANN
    ANN --> PRED[Վաղաժամային պարամետրերով հաջորդական տարրերի կանխորոշում]
    PRED --> POS[Կանխորոշված տարրերի տեղորոշում]
    POS --> MSDESIGN_FINAL[ՄԾ-ի նախագծում]
  
```

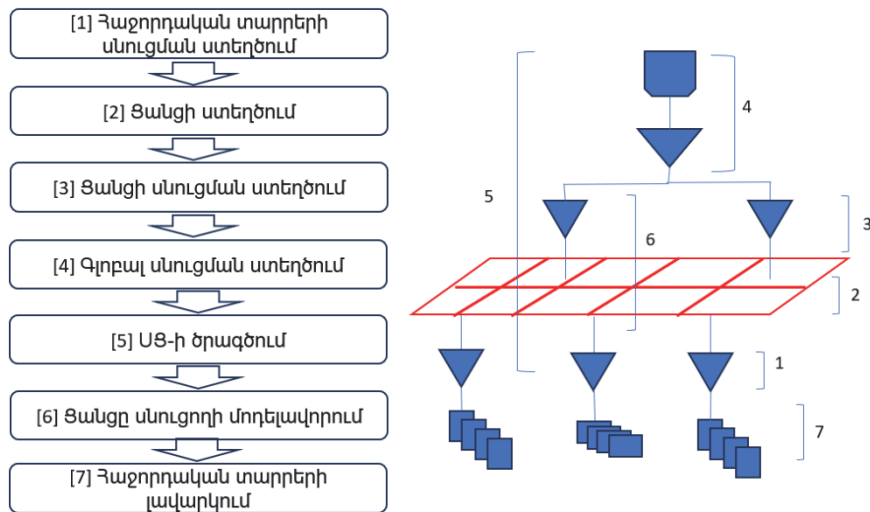
Հաջորդական տարրերի պարամետրերի ՄՕ-ի նախագծման ընթացքում, կանխորոշելու համար տվյալների հավաքագրումը, կատարվել է հետևյալը:

183

1	REG-1_D_PIN_DENSITY	REG-2_D_PIN_DENSITY	REG-1_CELL_DENSITY	REG-2_CELL_DENSITY	DESIGN_CELL_UTILIZATION	SETUP TIME CONSTRAINTS
2	0.066789193	0.412262082	0.407707002	0.577575237	0.124225954	0.912347572
3	0.950504338	0.718728552	0.938304485	0.298034798	0.628165052	0.05543084
4	0.587371185	0.204466307	0.819174117	0.351169284	0.797154037	0.718779172
5	0.278659451	0.922871286	0.246944315	0.658266816	0.930864676	0.250674691
6	0.730516495	0.28899362	0.946792696	0.288415149	0.543906644	0.400613435
7	0.755087532	0.743205483	0.603184485	0.412956489	0.093730324	0.600452803
8	0.881911494	0.293472256	0.930200119	0.812729335	0.49287499	0.583454028
9	0.032534095	0.131300422	0.954214198	0.44779022	0.814067076	0.785998571
10	0.368672887	0.536806441	0.091155426	0.49929764	0.963328851	0.4027701
11	0.6908982	0.251453083	0.385137473	0.018326153	0.914664932	0.704262237
12	0.840618275	0.392756375	0.359656437	0.973985024	0.783355542	0.76292007
13	0.036310676	0.940372572	0.804144078	0.049468817	0.964222111	0.684044316
14	0.427393834	0.115504245	0.589523472	0.748409847	0.779280603	0.018321951
15	0.168289062	0.789387276	0.123276157	0.558735136	0.019136939	0.217482804
16	0.232247803	0.694156116	0.636312282	0.359827949	0.361111717	0.955728581
17	0.995571357	0.955356247	0.415383685	0.133281102	0.615843335	0.086855508
18	0.173471957	0.356046	0.18049286	0.907257531	0.163822164	0.950542427
19	0.050096247	0.876961382	0.763787603	0.359867988	0.085168006	0.332261715
20	0.277569596	0.039228074	0.043234551	0.488466299	0.52126269	0.861578084
21	0.891867799	0.533309639	0.316609808	0.043614491	0.867464082	0.162075941
22	0.799256813	0.759033886	0.150030092	0.268848554	0.743675089	0.159567263
23	0.348124914	0.93218092	0.723817087	0.641417648	0.406259428	0.061911287
24	0.616902074	0.273468716	0.769679048	0.551181195	0.326167506	0.630933308
25	0.3035685	0.220941938	0.98886581	0.119983754	0.013562754	0.534765551

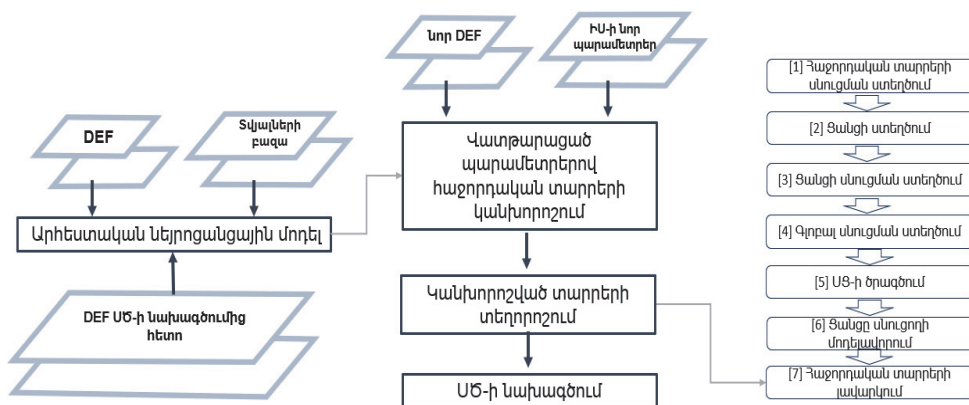
Նկ. 5. Հավաքագրված տվյալների բազայից հատված

Խնդրի դրվածքը և մեթոդիկայի հիմնավորումը: Ավտոմատացված նախագծման ընթացակարգով ՄՕ-ի նախագծում իրականացնելիս հատակագծի պլանավորումը, սնուցման ցանցի նախագծումը, ստանդարտ բջիջների տեղաբաշխումը և դրանց լավարկումը սխեմաներում հաշվի են առնվում՝ խուսափելու համար ՄՕ-ի նախագծման ընթացքում ֆիզիկական և ժամանակային պարամետրերի խախտումներից: Առաջարկվող մեթոդի էությունն է. նոր մոտեցմամբ հստակեցվում է ՄՕ-ի կառուցման ընթացակարգը՝ հաշվի առնելով հաջորդական տարրերի պարամետրերի որոշումը և տրամաբանական բջիջների տեղորոշումը կատարելով ավելի վաղ փուլերում: Առաջարկվող տարբերակով ավտոմատացված նախագծման երթուղում հնարավոր է մինչ ՄՕ-ի նախագծումը հայտնաբերել վատարացած պարամետրերով հաջորդական տարրերը և տեղորոշելով դրանք խմբավորված մոտեցմամբ՝ ունենալ արդյունավետ ֆիզիկական նախագիծ: ՄՕ-ի ֆիզիկական նախագծման արդյունավետության գնահատման համար գնահատվելիք պարամետրերն են գլոբալ ժամանակային տարբերությունը, ժամանակային պաշարը և էներգասպառումը: Ծրագրային գործիքներով [11] նախագծումը հիմնականում կատարվում է հետևյալ փուլերով, որը սովորաբար բաղկացած է յոթ քայլերից (նկ. 6) [6]: Առաջարկվող մոտեցմամբ կենտրոնացումը դրվում է վերջին քայլում՝ հաջորդական տարրերի լավարկումն իրականացնելու նպատակով:



Նկ. 6. ՄՏ-ի նախագծման ընթացքը ծրագրային գործիքում

Առաջարկվող մեթոդով (նկ. 7) գործիքին տրվում են կանխորոշված պարամետրերով հաջորդական տարրերի տեղաբաշխման ֆիզիկական սահմաններ՝ ոչ միայն նախագծումը ժամանակային և ֆիզիկական պարամետրերի տեսանկյունից արդյունավետ դարձնելու, այլ նաև ֆիզիկական նախագծման գործընթացի ժամկետները կրճատելու համար:



Նկ. 7. Առաջարկվող մեթոդի ընթացակարգը

Առաջարկվող մեթոդի երթուղին հետևյալն է. ՄՈԻ մոդելի [12] կիրառմամբ, մինչ ՄՏ-ի նախագծումը, կանխորոշվում են այն հաջորդական տարրերը, որոնք կարող են ինչպես ժամանակային և ֆիզիկական, այնպես էլ էլեկտրական խնդիրների առաջացման պատճառ դառնալ ԻՍ-երում: Կանխորոշումից հետո ստեղծվում է հաջորդական տարրերի համար խմբավորման միջակայք ֆիզիկական

սահմանների սխեմայի տեղաբաշխման հատվածում, և դրանից հետո կատարվում է ՄԾ-ի ֆիզիկական նախագծման լավարկումը:

Ստացված արդյունքները: Աշխատանքում ուշադրություն է դարձվել հաջորդական տարրերի կրտիկականության որոշմամբ և դրանց տեղաբաշխումը տեղորոշմամբ ազդեցությանը ՄԾ-ի ֆիզիկական նախագծման ինչպես ֆիզիկական և ժամանակային պարամետրերի, այնպես էլ նախագծման գործընթացի ժամկետի վրա: Աշխատանքում գործնական կիրառություն է ստացել ՄԾ-ի կառուցման երկու տարբերակ՝ տվյալների լարերին զուգահեռ ՄԾ-ի նախագծումը՝ որպես առկա մոտեցումը, և առաջարկվող տարբերակը: Նախագծվել են հինգ տարբեր ԻՍ-երը ՄԱՌԻԴ 14 նմոշումնական գրադարաններով [13] երկու մոտեցումների դեպքում, ՄԾ-ի նախագծումից հետո ստացված պարամետրերը (էներգասպառում, հաջորդական տարրի մուտքի տեղակայման (ՀՏՄՏԺ) և մուտքի պահպանման ժամանակների (ՀՏՄՊԺ) համար) ներկայացված են աղ. 1 և 2-ում:

Աղյուսակ 1

ԻՍ-ի պարամետրերի արժեքները՝ առաջարկվող մեթոդի կիրառմամբ, վատթարացած պարամետրերով հաջորդական տարրերի կանխորոշմամբ

ԻՍ	Առկա մոտեցում / Նոր մոտեցում		
	ՀՏՄՏԺ (պվ)	ՀՏՄՊԺ (պվ)	Էներգասպառում (մՎտ)
ԻՍ 1	-8 / -6	-2 / 0	0.967 / 0.923
ԻՍ 2	-11 / -9	-22 / -19	1.125 / 1.101
ԻՍ 3	-2 / 0	-7 / -5	0.905 / 0.894
ԻՍ 4	-4 / -2	-7 / -4	0.935 / 0.917
ԻՍ 5	-5 / -3	-3 / -2	1.219 / 1.204

Աղյուսակ 2

ԻՍ-ի նախագծման ժամանակը՝ առաջարկվող մեթոդի կիրառմամբ, վատթարացած պարամետրերով հաջորդական տարրերի կանխորոշմամբ

ԻՍ	Առկա մոտեցում / Նոր մոտեցում	
	Նախագծման ժամանակ (ժամ)	ՄԾ-ի նախագծման ժամանակ (ժամ)
ԻՍ 1	6 / 5.5	2 / 1.5
ԻՍ 2	7 / 6.5	2.2 / 1.8
ԻՍ 3	7 / 6.7	2.4 / 2.2
ԻՍ 4	4 / 3.7	1.5 / 1.2
ԻՍ 5	5 / 4.8	1.6 / 1.25

Այս մոտեցման արդյունավետությունը հիմնավորելու համար կատարվել են տարատեսակ նախագծեր: Իրականացված փորձարարական արդյունքները

ցույց են տալիս, որ այս մոտեցմամբ նախագծումներ իրականացնելիս միկրոսխեմաներում հաջորդական տարրերի ժամանակային, էլեկտրական և ֆիզիկական պարամետրերի կանխորոշմամբ լուծվում են տարատեսակ խնդիրներ:

Եզրակացություն: Առաջարկվող եղանակով կառուցվել է ՄԾ-ը տարատեսակ ԻՄ-երի համար: Այս մոտեցումը՝ 1) բարելավում է ՄԾ-ի էներգասպառումը 3,5%-ով, 2) 5%-ով ժամանակային պաշարը, և 3) նախագծման գործընթացի ժամանակը կրճատվում է շուրջ 7%-ով՝ շնորհիվ մինչ ՄԾ-ի նախագծումը հաջորդական տարրերի պարամետրերի կանխատեսման: Ստացված արդյունքները ցույց են տալիս, որ առաջարկվող տարբերակով ՄԾ-ի նախագծման դեպքում ոչ միայն ժամանակային պարամետրերն են ԻՄ-երում բարելավվում, այլ նաև նախագծումից մինչ արտադրություն նախագծման գործընթացի ժամկետներն են կրճատվում: Այսպիսով, այս տարբերակով ՄԾ-ի կառուցումը կարող է կիրառվել ներկայումս անգստրենական հոսքուղու երկարություն ունեցող ԻՄ-երի նախագծման ընթացքում:

ԳՐԱԿԱՆՈՒԹՅԱՆ ՑԱՆԿ

1. **Schaller R.** Moore's law: past, present and future // IEEE Spectrum. - June 1997. - Vol. 34, no. 6. - P. 52-59, doi: 10.1109/6.591665.
2. **DeBenedictis E.P.** It's Time to Redefine Moore's Law Again // Computer - Feb. 2017.- Vol. 50, no. 2. - P. 72-75, doi: 10.1109/MC.2017.34.
3. **Chong A.B.** Hybrid Multisource Clock Tree Synthesis // 2021 28th IEEE International Conference on Electronics, Circuits, and Systems (ICECS). - Dubai, United Arab Emirates, 2021. - P. 1-6, doi: 10.1109/ICECS53924.2021.9665516.
4. Obstacle Avoiding and Slew-Constrained Clock Tree Synthesis with Efficient Buffer Insertion / **Y. Cai, C. Deng, C. N. Sze, et al** // IEEE Transactions on Very Large-Scale Integration (VLSI) Systems. - Jan. 2015. - Vol. 23, no. 1. - P. 142-155.
5. **Vishnu P.V., Priyarenjini A.R., and Kotha N.** Clock Tree Synthesis Techniques for Optimal Power and Timing Convergence in SoC Partitions // 2019 4th International Conference on Recent Trends on Electronics, Information, Communication & Technology (RTEICT). - Bangalore, India, 2019. - P. 276-280, doi: 10.1109/RTEICT46194.2019.9016727.
6. **Dong-Jin L., and Igor L. M.** Obstacle-aware Clock-Tree Shaping During Placement // IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems. - Feb. 2012.
7. Enabling CMOS Scaling Towards 3nm and Beyond / **A. Mocuta, P. Weckx, P. Demuyneck, et al** // 2018 IEEE Symposium on VLSI Technology. - Honolulu, HI, USA, 2018. - P. 147-148, doi: 10.1109/VLSIT.2018.8510683.
8. **Yang T., He G. and Cao P.** Pre-Routing Path Delay Estimation Based on Transformer and Residual Framework // 27th Asia and South Pacific Design Automation Conference (ASP-DAC). - Taipei, Taiwan, 2022. - P. 184-189, doi: 10.1109/ASP-DAC52403.2022.9712484.

9. Path-Based Pre-Routing Timing Prediction for Modern Very Large-Scale Integration Designs / **L. -W. Chen, Y. -N. Sui, T. -C. Lee, et al** // 23rd International Symposium on Quality Electronic Design (ISQED). - Santa Clara, CA, USA, 2022. - P. 1-6, doi: 10.1109/ISQED54688.2022.9806225.
10. A Timing Engine Inspired Graph Neural Network Model for Pre-Routing Slack Prediction / **Z Guo, M. Liu, J. Gu, et al** // Proceedings of the 59th Annual Design Automation Conference. – San Francisco, CA, USA, 2022. - P. 1207-1212, doi: 10.1145/TCAD. 3489517.3530597.
11. IC Compiler™ II Design Planning User Guide.- Synopsys Inc., 2022. – 440 p.
12. **Gulli A. and Pal S.** Deep learning with Keras. - Packt Publishing Ltd, 2017.
13. **Melikyan V., Martirosyan M., Melikyan A., Piliposyan G.** 14nm Educational Design Kit: Capabilities, Deployment and Future // Small Systems Simulation Symposium. - Niš, Serbia, 12th-14th February 2018. - P. 37-41.

Հայաստանի ազգային պոլիտեխնիկական համալսարան, Երևանի պետական համալսարան: Նյութը ներկայացվել է խմբագրություն 03.10.2024:

**В.Ш. МЕЛИКЯН, А.А. ГАЛСТЯН, А.М. ДАНИЕЛЯН, Г.Г. СААКЯН,
В.А. СААКЯН, Р.М. СОГОМОНЯН**

СПОСОБ ПОВЫШЕНИЯ ЭФФЕКТИВНОСТИ ФИЗИЧЕСКОГО ПРОЕКТИРОВАНИЯ ДЕРЕВА СИНХРОСИГНАЛОВ ИНТЕГРАЛЬНЫХ СХЕМ С ИСПОЛЬЗОВАНИЕМ МОДЕЛИ ГЛУБОКОГО МАШИННОГО ОБУЧЕНИЯ

Известно, что построение дерева тактовых сигналов является одним из основных этапов физического проектирования интегральных схем, поскольку оно может потреблять 50% от общей мощности в высокоскоростных интегральных схемах. Улучшение этих схем не только снизит потребление энергии, но и решит проблемы синхронизации и маршрутизации на других этапах процедуры.

Поэтому инструменты для проектирования дерева тактовых сигналов могут повысить его эффективность, поскольку процесс проектирования часто является трудоемким и неэффективным с точки зрения вычислительных ресурсов. Предложен подход, основанный на модели машинного обучения, который позволяет прогнозировать ухудшенные параметры элементов и, применяя кластерное размещение элементов в соответствии с результатами прогнозирования, улучшить параметры дерева тактовых сигналов.

Ключевые слова: интегральная схема, машинное обучение, дерево синхросигналов, физическое проектирование, искусственная нейронная сеть.

**V.Sh. MELIKYAN, A.A. GALSTYAN, A.M. DANIELYAN,
H.H. SAHAKYAN, V.A. SAHAKYAN, R.M. SOGHOMONYAN**

**A METHOD FOR IMPROVING THE EFFICIENCY OF PHYSICAL
DESIGN OF THE CLOCK TREE IN INTEGRATED CIRCUITS USING A
MACHINE LEARNING MODEL**

It is known that the construction of the clock tree is one of the main stages of the physical design of integrated circuits, because it can consume 50% of the total power in high-speed integrated circuits. Improving these circuits will not only reduce energy consumption, but also solve timing and routability problems in other stages of the procedure.

Therefore, tools for designing a clock tree can increase its efficiency, since the design process is often time-consuming and inefficient in terms of computational resources. An approach based on a machine learning model is proposed, which makes it possible to predict the degraded parameters of the sequential elements, and by applying the cluster placement of the elements according to the prediction results, it makes it possible to improve the parameters of the clock tree.

Keywords: integrated circuit, machine learning, clock tree, physical design, artificial neural network.