

Ա.Խ. ՄԽԻԹԱՐՅԱՆ

ԿՈՄՊԼԵՄԵՆՏԱՐ ՄԵՏԱՂ-ՕՔՍԻԴ-ԿԻՍԱՀԱՂՈՐԴՉԱՅԻՆ ԻՆՏԵԳՐԱԼ ՄԽԵՄԱՆԵՐԻ ԸՆԴՈՒՆԻՉ-ՀԱՂՈՐԴԻՉ ՀԱՆԳՈՒՅՑՆԵՐՈՒՄ ՀՈՍԱՆՔԻ ԱՂԲՅՈՒՐՆԵՐԻ ԿԱՅՈՒՆՈՒԹՅԱՆ ԲԱՐՁՐԱՑՄԱՆ ՄԵԹՈԴ

Բարձր կայունություն պահանջող ինտեգրալ սխեմաներում (ԻՄ) կայուն հոսանքի աղբյուրների նախագծումը գործնականում դժվար խնդիր է՝ հաշվի առնելով տեխնոլոգիական անկատարությունը, արտաքին պայմանների՝ ջերմաստիճանի, սնման լարման արժեքների փոփոխությունները: Առաջարկվում է նոր մեթոդ՝ հիմնված կայուն հենակային լարման աղբյուրի, անալոգաթվային ձևափոխիչի (ԱԹՁ), թվաանալոգային ձևափոխիչի (ԹԱՁ) և արտաքին կայուն դիմադրության միաժամանակյա կիրառման վրա: Առաջարկվող մեթոդի կիրառումն ապահովում է հենակային հոսանքի աղբյուրների կայունության 7 անգամ բարձրացում՝ առանց կոմպլեմենտար մետաղ-օքսիդ-կիսահաղորդչային (ԿՄՕԿ) ԻՄ-ի մակերեսի էական մեծացման: Մեթոդը կարող է ներդրվել ժամանակակից ԻՄ-երի ընդունիչ-հաղորդիչ հանգույցներում և կիրառվել ժամանակակից ԿՄՕԿ տեխնոլոգիական պրոցեսներում:

Առանցքային բառեր. հենակային լարման աղբյուր, կայուն հոսանքի աղբյուր, արտաքին դիմադրություն, հոսանքի հայելի:

Ներածություն: Ժամանակակից ինտեգրալ սխեմաների (ԻՄ) առանձին մեծ ճյուղ են կազմում ընդունիչ-հաղորդիչ հանգույցները (USB, HDMI, MIPI և այլն): Դյուրակիր սարքերի ի հայտ գալուն զուգընթաց առաջացել է էներգասպառման նվազեցման խնդիրը: Ցածր էներգասպառումը էլեկտրոնային սարքերը հնարավորություն են տալիս փոքրացնել դյուրակիր սարքերի սնուցման մարտկոցների ֆիզիկական չափերը՝ միաժամանակ հնարավորություն տալով փոքրացնել ամբողջական սարքի ֆիզիկական չափերը: Ցածր էներգասպառում ապահովելու համար ինտեգրալ սխեմաներ (ԻՄ) արտադրող գործարաններում անընդհատ կատարելագործվում է կիսահաղորդչային սարքերի արտադրության տեխնոլոգիան՝ ԻՄ-երում նվազագույն տարրի չափերը հասցնելով մինչև 7 նմ-ի [1]: Փոքր չափերի տրանզիստորների ստացումն ապահովում է տրանզիստորների արագագործության աճ և միաժամանակ հնարավորություն է տալիս փոքրացնելու սնման լարման արժեքը՝ հանգեցնելով ծախսվող հզորության նվազման: Սակայն ցածր լարմամբ աշխատող անալոգային համակարգերում կրիտիկական են դառնում աղմկակայունության, տրանզիստորները հազեցման ռեժիմում պահելուն առնչվող խնդիրները [2,3]:

Անհրաժեշտություն է առաջանում նախագծելու կայուն հոսանքի և լարման աղբյուրները, որոնք կկիրառվեն զգայուն համակարգերում, ինչպիսիք են՝ համեմատիչները, անալոգաթվային ձևափոխիչները և այլն:

Ելնելով վերը նշվածից՝ հետազոտության նպատակն է նախագծել ԻՄ-երի ընդունիչ-հաղորդիչ հանգույցներում կիրառելի հոսանքի աղբյուրի սխեմա, որը, տեխնոլոգիական շեղումներին, ջերմաստիճանի և սնուցման լարման արժեքի փոփոխություններին զուգընթաց, կապահովի բարձր կայունություն:

Խնդրի դրվածքը և մեթոդիկայի հիմնավորումը: Ժամանակակից ԻՄ-երին ներկայացվող տեխնիկական պահանջները բավականին խիստ են. անհրաժեշտ է նախագծել այնպիսի ԻՄ-եր, որոնց աշխատունակությունը կապահովի ջերմաստիճանային $-40 - +125\text{ }^{\circ}\text{C}$ տիրույթում և սնման լարման $\pm 10\%$ փոփոխությունների պարագայում [4]: Տեխնոլոգիական անկատարության պատճառով տեղի են ունենում տրանզիստորների, դիմադրությունների, կոնդենսատորների պարամետրերի շեղումներ: Արտադրված ինտեգրալ սխեմաները լինում են տիպային, արագագործ և դանդաղագործ: Աղ.1-ում բերված են հոսանքի աղբյուրների ստացման համար կիրառվող տարրերի շեղումները՝ կախված ջերմաստիճանից և տեխնոլոգիական պրոցեսի անկատարությունից առաջացող շեղումներից [5]: Պարզ է դառնում, որ այդպիսի գործոնների ազդեցության դեպքում կայուն հոսանքի աղբյուրի նախագծումը՝ հիմնված օպերացիոն ուժեղարարի սխեմայի վրա, կապահովի առավելագույնը՝ $\pm 15\%$ ճշտություն՝ պայմանավորված միայն դիմադրության արժեքի շեղմամբ [6]:

Աղյուսակ 1

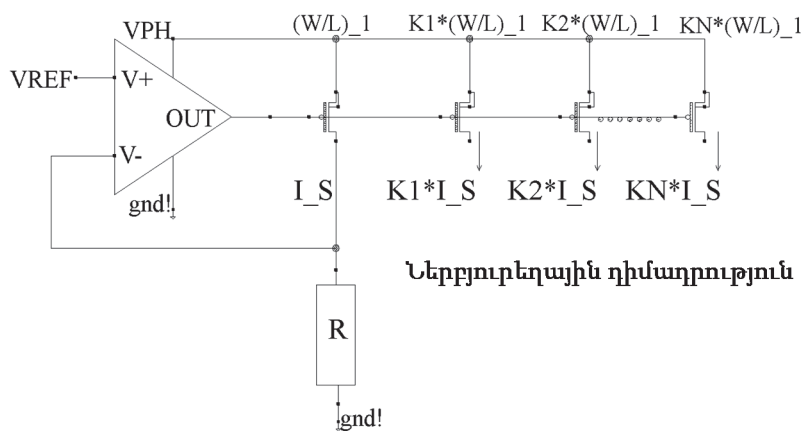
ՄՕԿ տրանզիստորի և դիմադրության տեխնոլոգիական և արտաքին գործոններով պայմանավորված շեղումները

Ազդող գործոն	Տրանզիստորով անցնող հոսանքի փոփոխություն, (%)	Դիմադրություն (%)
Ջերմաստիճանի փոփոխություն ($-40 - 125^{\circ}\text{C}$)	± 10	± 5
Տեխնոլոգիական պրոցեսի շեղում (տիպային, դանդաղագործ, արագագործ)	± 50	± 10

Աղ.1-ում ներկայացված շեղումներից բացի, շեղման չափն էլ ավելի է մեծանում, երբ հաշվի է առնվում սնման լարման արժեքի $\pm 10\%$ փոփոխությունը:

Նկ.1-ում ներկայացված է հոսանքի աղբյուրի դասական սխեման: Բացասական հետադարձ կապի մեջ գտնվող օպերացիոն ուժեղարարի դրական մուտ-

քին տրվում է VREF հենակային լարումը, որի ճշտությունը կազմում է $\pm 1,3\%$ [7]: Մակայն հոսանքի աղբյուրի ճշտությունը հեռու է այդ արժեքից, քանի որ, համաձայն աղ. 1-ի, կիսահաղորդչային դիմադրության և հենակային լարման աղբյուրի գումարային ճշտությունը կազմում է $\pm 16,3\%$: Հոսանքի հայելիներից յուրաքանչյուր կրկնօրինակված ճյուղի հոսանքի ճշտությունը չի գերազանցում այդ արժեքը: Ընդ որում՝ $K1, K2, \dots, KN$ գործակիցները համապատասխանում են էլքային հոսանքի աղբյուր հանդիսացող հազեցած տրանզիստորների W/L երկրաչափական չափերի հարաբերությանը հենակային տրանզիստորի $(W/L)_1$ չափերին [8]:



Նկ. 1. Հոսանքի աղբյուրի դասական սխեման

Խնդիր է դառնում նոր մեթոդի առաջարկումը, որը կբարձրացնի հոսանքի աղբյուր հանդիսացող համակարգի ճշտությունը: Հաշվի առնելով համակարգի կառուցվածքը՝ որպես ճշտության բարձրացմանը միտված լուծումներ կարելի է կիրառել հետևյալ մոտեցումները.

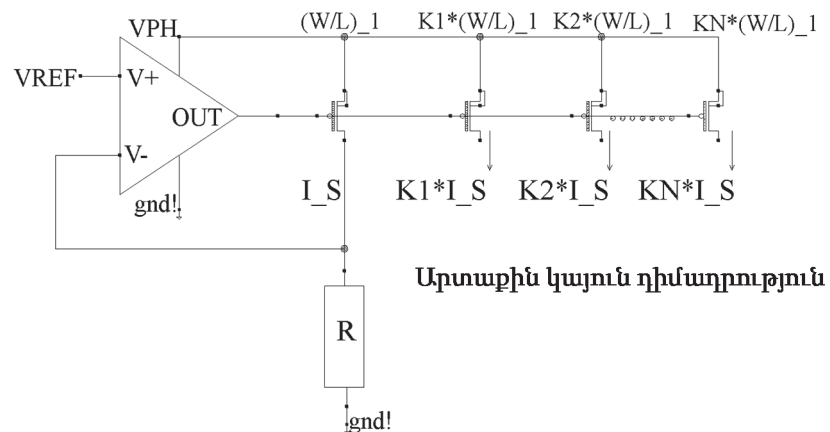
1. փոքրացնել հենակային լարման արժեքի փոփոխությունը,
2. մեծացնել հենակային R դիմադրության ճշտությունը:

Հենակային լարման արժեքի փոփոխությունը նվազեցնելու համար կիրառվել է հենակային լարման աղբյուրի սխեման, որի ճշտությունը կազմում է $1,3\%$ [7]: Վերջինս փոքրացնել հնարավոր չէ, քանի որ պայմանավորված է տեխնոլոգիական գործընթացում առաջացող շեղումներով:

Վերոնշյալից և աղ.1-ի արդյունքներից հետևում է, որ անհրաժեշտ է մշակել նոր մեթոդ, որը կբարձրացնի հենակային դիմադրության ճշտությունը և կապահովի հոսանքի աղբյուրների բարձր կայունությունը:

Հենակային դիմադրության ճշտության բարձրացման մեթոդը: Ներբյուրեղային կայուն հենակային լարման աղբյուրի էլքային լարման ճշտությունը կազմում է $\pm 1,3\%$: Հոսանքի աղբյուրի կայունությունը բարձրացնելու նպատակով

անհրաժեշտ է բարձրացնել հենակային R դիմադրության ճշտությունը: Հետևաբար, որպես հենակային բեռ առաջարկվում է օգտագործել արտաքին բարձր ճշտությամբ դիմադրությունը: Կիրառելով կայուն հենակային լարման աղբյուրի ելքային լարումը այդ դիմադրության վրա՝ ստանում ենք $\pm 1,3\%$ ճշտությամբ հոսանքի աղբյուր՝ անտեսելով արտաքին դիմադրության փոքր շեղումները: Նկ.2-ում ներկայացված սխեման, ըստ էության, համընկնում է նկ.1-ում ներկայացված սխեմային: Տարբերությունն այն է, որ R դիմադրությունը հանդիսանում է ոչ թե ԿՄՕԿ տեխնոլոգիայով ստացված դիմադրություն, այլ առավել կայուն արտաքին դիմադրություն:



Նկ. 2. Հոսանքի աղբյուրի սխեման՝ արտաքին կայուն դիմադրության կիրառմամբ

Մեթոդի կիրառումը հանգեցնում է նոր մուտք-ելք հանգույցի ավելացման անհրաժեշտության: Վերջինս բարձրացնում է ԻՄ-ի ինքնարժեքը, առաջացնում էլեկտրաստատիկ պարպումից պաշտպանության և տպասալի վրա լրացուցիչ կոմպոնենտի ավելացման անհրաժեշտություն [9,10]:

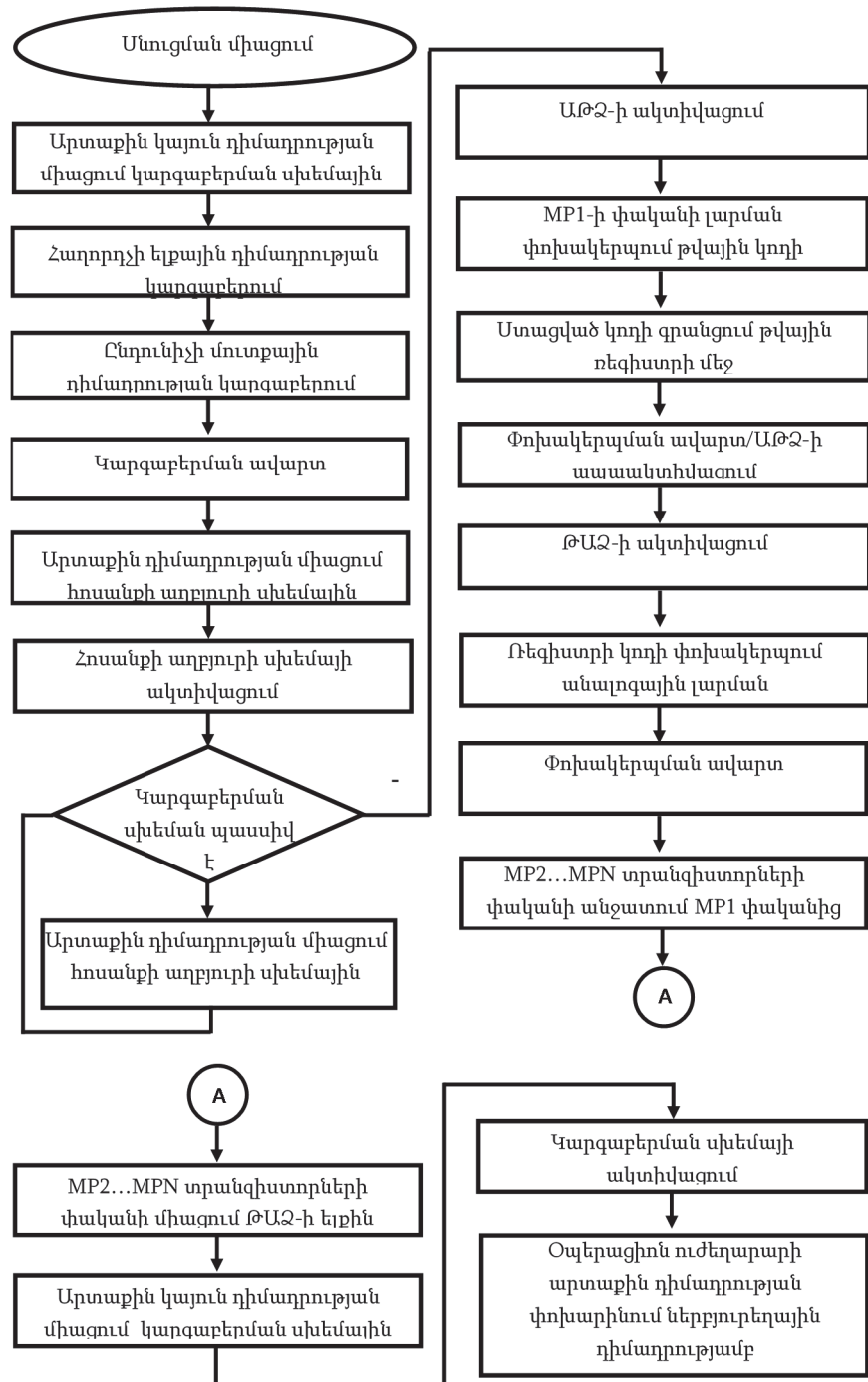
Լրացուցիչ մուտք-ելք հանգույցի ավելացման անհրաժեշտություն չի առաջանում ընդունիչ-հաղորդիչ հանգույցներում, քանի որ հաղորդչի ելքային և ընդունիչի մուտքային դիմադրությունների կարգաբերման համար կիրառվում են արտաքին կայուն դիմադրություններ [8]: Սակայն այդ դիմադրությունը միայն որպես բեռ հնարավոր չէ օգտագործել՝ հաշվի առնելով նրա հիմնական նշանակությունը՝ ընդունիչի մուտքային և հաղորդչի ելքային դիմադրությունների համաձայնեցման սխեմաներում կիրառությունը: Տարբեր ինտեգրալ սխեմաներում այդ համաձայնեցումը կամ կարգաբերումը կատարվում է տարբեր կերպ. մի մասում այն կատարվում է մեկ անգամ հաղորդչի համար և մեկ անգամ՝ ընդունիչի, մյուսներում այն կատարվում է պարբերաբար: Միայն մեկ անգամ կարգաբերվող

սխեմաներում խնդիրը ավելի հեշտ է, քանի որ կարգաբերման գործընթացի ավարտից հետո արտաքին դիմադրության հանգույցն ազատ է, և կարելի է այն անընդհատ կիրառել որպես հոսանքի աղբյուրի համար նախատեսված բեռ:

Խնդիրը բարդանում է պարբերաբար կարգաբերվող ընդունիչ-հաղորդիչ համակարգերում. այստեղ խնդիր է առաջանում կիրառելու արտաքին կայուն դիմադրությունը ժամանակի այն պահերին, երբ կարգաբերման սխեմաներն անջատված են, իսկ կարգաբերման սխեմաների ակտիվ լինելու պարագայում անհրաժեշտ է պահպանել ելքային P-ՄՕԿ տրանզիստորի փականին կիրառված լարումը: Որպես այդպիս սխեմա առաջարկվում է հաջորդական մոտեցմամբ անալոգաթվային ձևափոխիչի և R-2R կառուցվածքով թվաանալոգային ձևափոխիչի համակցությամբ սխեման [8]: Կարգաբերումն սկսելուց առաջ անալոգաթվային ձևափոխիչի միջոցով կատարվում է MP1 տրանզիստորի փականի լարման արժեքի անալոգաթվային ձևափոխություն: Թվային կոդից անալոգային լարման անցումն ապահովում է R-2R թվաանալոգային ձևափոխիչը: Փոխակերպումն ավարտելուց հետո սկսվում է ինտեգրալ սխեմայի հաղորդիչ-ընդունիչ հանգույցների կարգաբերման գործընթացը: Վերջինս ապահովելու համար արտաքին կայուն դիմադրությունն անջատվում է հոսանքի աղբյուրի սխեմայից և միացվում կարգաբերման սխեմային: Կարգաբերումն ավարտելուց հետո այն կրկին միացվում է հոսանքի աղբյուրին: Նկ.3-ում ներկայացված է առաջարկվող մեթոդը բնութագրող ալգորիթմը:

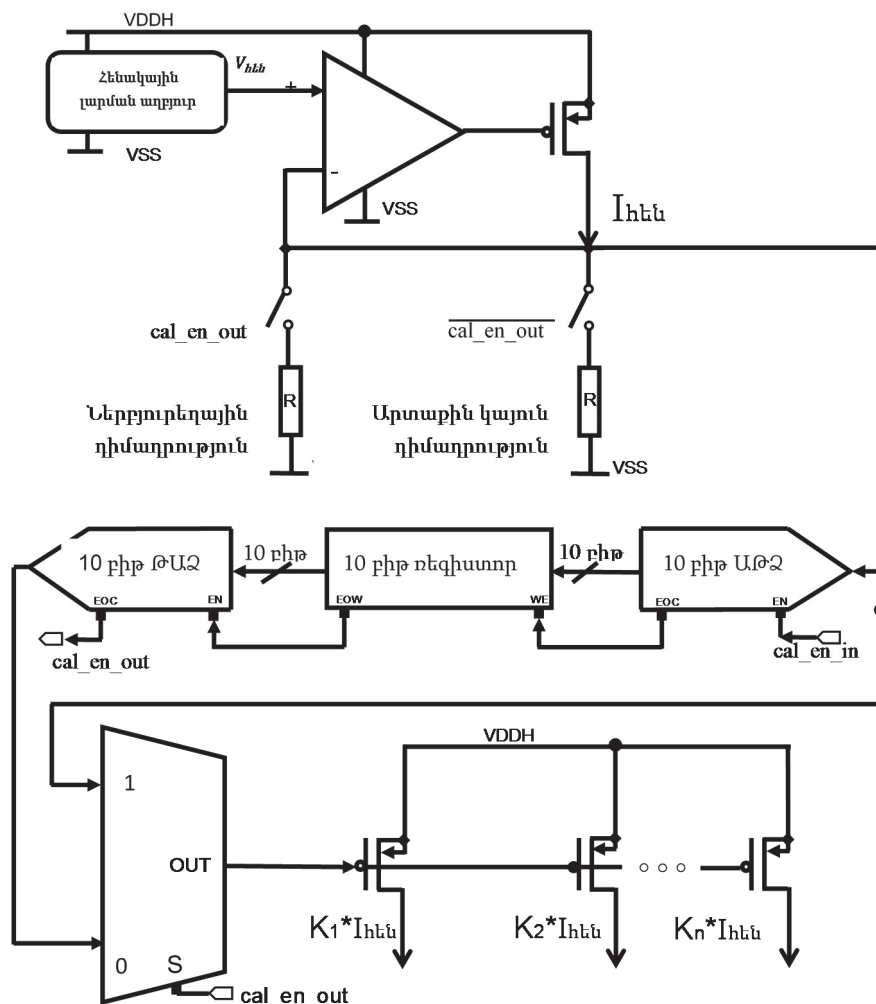
Ալգորիթմի վերջին քայլում օպերացիոն ուժեղարարի արտաքին դիմադրության ներքուրեղային դիմադրությամբ փոխարինումով լուծվում է օպերացիոն ուժեղարարի անընդհատ աշխատանքի խնդիրը, և անհրաժեշտություն չի առաջանում այն փոխանջատելու, երբ տեղի է ունենում կարգաբերման սխեմայի ակտիվացում: Սա հնարավորություն է տալիս՝ նվազագույնի հասցնելու համակարգում տեղի ունեցող հաստատման պրոցեսները, ինչպես նաև խուսափելու օպերացիոն ուժեղարարի ելքում լարման թռիչքներից [11]: Նկ.4-ում ցույց է տրված առաջարկվող մեթոդին համապատասխանող սխեման: Հենակային հոսանքի արժեքը հավասար է հենակային լարման և արտաքին կայուն դիմադրության հարաբերությանը.

$$I_{հեն} = \frac{V_{հեն}}{R_{արտ}} :$$



Նկ. 3. Մեթոդի նկարագրությունը՝ բլոկ-սխեմայի տեսքով

Հենակային հոսանքի աղբյուրի արժեքից բազմապատիկ անգամ տարբերվող հոսանքի աղբյուրներ մշակելու համար կիրառվում է հոսանքի հայելու սկզբունքը. վերցնելով հենակային հոսանքի աղբյուր հանդիսացող տրանզիստորի չափերից բազմապատիկ անգամ մեծ կամ փոքր տրանզիստորներ՝ կարելի է ստանալ համապատասխան հոսանքի արժեքներ: Հարաբերության ճշտությունը բարձր պահելու համար անհրաժեշտ է հոսանքի աղբյուր հանդիսացող տրանզիստորները տեղակայել հնարավորին չափ մոտ: Նման պայմաններում նրանց ջերմաստիճանների տարբերությունը կհասցվի նվազագույնի, որն իր հերթին կհանգեցնի շեմային լարման նվազագույն տարբերության և հոսանքների նվազագույն շեման՝ սպասվող արժեքների համեմատ [12]:



Նկ. 4. Առաջարկվող մեթոդի իրականացման սխեման

Հետազոտության արդյունքները: Առաջարկվող մեթոդի արդյունավետությունը գնահատելու համար կատարվել է դասական եղանակով և առաջարկվող մեթոդի ներդրմամբ հոսանքի աղբյուրների մշակում SAED14nm FinFet տեխնոլոգիայով: Այնուհետև կատարվել է նմանակում «Մինոփսիս» ընկերության HSPICE ծրագրային միջոցի կիրառմամբ: Նմանակման արդյունքները ներկայացված են աղ.2-ում:

Աղյուսակ 2

Առաջարկվող մեթոդի կիրառմամբ նախագծված հոսանքի աղբյուրի համար ստացված տվյալների համեմատությունը դասական եղանակով նախագծված հոսանքի աղբյուրի համար ստացված տվյալների հետ

Պարամետրի անվանումը	Դասական եղանակով	Առաջարկվող մեթոդի կիրառմամբ
Արտաքին գործոնների և տեխնոլոգիական անկատարության հետևանքով առաջացող շեղումները	$>\pm 16,3\%$	$\leq \pm 2,3\%$
Կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսը, (մկմ) ²	8400	11000

Ինչպես երևում է աղ.2-ից, ինտեգրալ սխեմայի 2600 մկմ² մեծացման պարագայում առաջարկվող մեթոդը բարձրացնում է հոսանքի աղբյուրի ճշտությունը ավելի քան 7 անգամ: Անհրաժեշտ մակերեսի մեծացումը էականորեն չի ազդում ինտեգրալ սխեմայի մակերեսի վրա՝ հաշվի առնելով, որ անհրաժեշտ հավելյալ մակերեսը կազմում է ԻՄ-ի անալոգային հատվածի չնչին մասը, մինչդեռ լուծվում է անալոգային ԻՄ-երի հիմնահարցերից մեկը համարվող կայուն հոսանքի աղբյուրի նախագծման խնդիրը: Առաջարկվող հոսանքի աղբյուրի $\pm 2,3\%$ շեղման հիմնական պատճառը հենակային լարման աղբյուրի $\pm 1,3\%$ անճշտության չափն է, իսկ $\pm 1\%$ -ը՝ ԱԹՁ-ԹԱՁ համակարգի անճշտությունը: Հարկ է նշել նաև, որ առաջարկվող մեթոդը կիրառելի է ժամանակակից ԿՄՕԿ ԻՄ-երի նախագծման գործընթացներում, քանի որ կիրառված բոլոր սխեմաները, սխեմաներում օգտագործված տարրերը հանդիսանում են ԿՄՕԿ տեխնոլոգիական տարրեր, իսկ արտաքին կայուն դիմադրությունը առկա է ժամանակակից բոլոր արագագործ ընդունիչ-հաղորդիչ համակարգերում:

Եզրակացություն: Առաջարկված է ԿՄՕԿ տեխնոլոգիայով նախագծված հոսանքի աղբյուրի սխեմա՝ կիրառելու համար ԻՄ-երի ընդունիչ-հաղորդիչ հանգույցներում հոսանքի աղբյուրների կայունության բարձրացման նպատակով:

Մեթոդի կիրառմամբ նախագծված հոսանքի աղբյուրի կայունությունը բարձրացել է ավելի քան 7 անգամ՝ ի հաշիվ ԻՄ-ի մակերեսի չնչին՝ 2600 մկմ² մեծացման: Մեթոդը համատեղելի է ժամանակակից ԿՄՕԿ տեխնոլոգիական պրոցեսների հետ և կարող է ներդրվել ժամանակակից գերմեծ ԻՄ-երի ընդունիչ-հաղորդիչ հանգույցներում:

ԳՐԱԿԱՆՈՒԹՅԱՆ ՑԱՆԿ

1. A 7nm CMOS platform technology featuring 4th generation FinFET transistors with a 0.027um² high density 6-T SRAM cell for mobile SoC applications /**S. Wu, et al** //2016 IEEE International Electron Devices Meeting (IEDM). - San Francisco, CA, 2016. - P. 2.6.1-2.6.4.
2. **Dennington B.** Low Power Design from Technology Challenge to Great Products //ISLPED'06 Proceedings of the 2006 International Symposium on Low Power Electronics and Design, Tegernsee. – 2006. -P. 213-213.
3. **Razavi B.** Design of Analog CMOS Integrated Circuits. - New York, NY USA, 2001. – 684 p.
4. **Wadhwa S.K. and Chaudhry N.** High Accuracy, Multi-output Bandgap Reference Circuit in 16nm FinFet //2017 30th International Conference on VLSI Design and 2017 16th International Conference on Embedded Systems (VLSID). - Hyderabad, 2017. - P. 259-262.
5. **Melikyan V., Martirosyan M., Piliposyan G.** 14nm Educational Design Kit: Capabilities, Deployment and Future, Small Systems Simulation Symposium 2018.
6. Hspice Reference Manual, Synopsys Inc.- 2017. -846p.
7. **Cao H., Yu Z., Deng H. and Li P.** A reference voltage source and its output buffer for pipeline ADC //2014 International Conference on Anti-Counterfeiting, Security and Identification (ASID).- Macao, 2014. - P. 1-5.
8. **Baker J.R.** CMOS Circuit Design, Layout, and Simulation. - 3rd Edition. - John Wiley and & Sons, Inc., Publication, 2010. – 1173 p.
9. **Melikyan V., Balabanyan A., Hayrapetyan A. and Melikyan N.** Receiver/transmitter input/output termination resistance calibration method //2013 IEEE XXXIII International Scientific Conference Electronics and Nanotechnology (ELNANO). - Kiev, 2013. - P. 126-130.
10. **Ker M.** Whole-chip ESD protection design with efficient VDD-to-VSS ESD clamp circuits for submicron CMOS VLSI //IEEE Transactions on Electron Devices. -1999. - Vol. 46, no. 1. - P. 173-183.
11. High Overshoot Correction Method in Voltage Regulators / **V. Melikyan, A. Mkhitarian, A. Hayrapetyan, Z. Avetisyan**, et al //2018 IEEE 38th International Conference on Electronics and Nanotechnology (ELNANO). - Kyiv, Ukraine, 2018. - P. 130-133.
12. **Hastings A.** The Art of Analog Layout: Second edition. - June 1, 2005, Prentice Hall. – 672 p.

Հայաստանի ազգային պոլիտեխնիկական համալսարան, «Մինոփսիս Արմենիա» ուսումնական դեպարտամենտ: Նյութը ներկայացվել է խմբագրություն 25.09.2018:

А.Х. МХИТАРЯН

**МЕТОД УВЕЛИЧЕНИЯ СТАБИЛЬНОСТИ ИСТОЧНИКОВ ТОКА В
УЗЛАХ ВХОД-ВЫХОД КОМПЛЕМЕНТАРНЫХ МЕТАЛЛ-ОКСИД-
ПОЛУПРОВОДНИКОВЫХ ИНТЕГРАЛЬНЫХ СХЕМ**

Проектирование источников тока в современных интегральных схемах (ИС), требующих высокой степени стабильности, практически является сложнейшей задачей по причине воздействия внешних факторов (изменение значений температуры окружающей среды и питания), а также технологических несовершенств. Предлагается новый метод, основанный на одновременном применении стабильного источника опорного напряжения (ИОН), аналого-цифрового преобразователя (АЦП), цифроаналогового преобразователя (ЦАП) и стабильного внешнего сопротивления. Применение предложенного метода обеспечивает увеличение стабильности источника опорного тока в 7 раз, при этом избегая значительного прироста площади кристалла, занимаемой со стороны комплементарных металл-оксид-полупроводниковых (КМОП) ИС. Метод может быть внедрен в узлах приемник — передатчик современных ИС и применен в современных КМОП технологических процессах.

Ключевые слова: источник опорного напряжения, источник стабильного тока, внешнее сопротивление, токовое зеркало.

A.Kh. MKHITARYAN

**A METHOD OF INCREASING THE CONSISTENCY OF CURRENT
SOURCES IN TRANSCIEVER SYSTEMS IN COMPLEMENTARY METAL-
OXIDE-SEMICONDUCTOR INTEGRATED CIRCUITS**

The design of the consistent current sources in the integrated circuits (IC), requiring a high degree of stability is a most difficult problem because of the impact of external factors (change in the environment temperature and supply voltage, as well as technological defects). A new method of increasing the accuracy of the current sources of the transceiver systems in ICs is proposed. The idea of the paper is the new schematic design based on the highly accurate external resistor, the analog-to-digital converter (ADC), digital-to-analog converter (DAC) and the stable voltage reference. The implementation of the method provides improvement of the consistency of current sources by 7 times without a significant increase in the area of IC. The method can be introduced in the transceiver-receiver parts of the modern ICs and can be realized in modern CMOS technological processes.

Keywords: reference voltage source, consistent current source, external resistor, current mirror.