

Ա.Ա. ՏԵՐ-ԳԱԼՍՅԱՆ

ՀԶՈՐՈՒԹՅԱՆ ՍՊԱՌՄԱՆ ԱՐԱԳ ԳՆԱՀԱՏՄԱՆ ՄԵԹՈԴ՝
RTL ԿՈՄԱԿԻՅԱՏՈՐՆԵՐԻ ՀԱՄԱՐ

Առաջարկվում է RTL կոմպիլատորների միջոցով գեներացվող սխեմաների հզորության սպառման գնահատման արագ մեթոդ, որը հիմնված է այդ սխեմաների կառուցվածքի կանոնավորության վրա: Մեթոդը կիրառվել է արդյունաբերական RTL կոմպիլատորի վրա և ապահովել է գնահատման բարձր ճշտություն: Գնահատման սխալը կազմել է 15%:

Առանցքային բառեր RTL կոմպիլատոր, բնութագրում, հզորության սպառում:

Ներածություն: Էլեկտրոնային սխեմաների նախագծման ժամանակակից ընթացակարգերում մեծ տեղ է զբաղում սխեմաների նկարագրման RTL մակարդակը: RTL նկարագրությունները սխեմաները Ապարատային Նկարագրության Լեզուներով (ԱՆԼ) ներկայացնելու հիմնական միջոց են և ընթացակարգի հաջորդ փուլին փոխանցելուց առաջ պահանջում են համապատասխան որակավորում: Պատմականորեն, էլեկտրոնային արդյունաբերության մեջ սխեմայի նախագծման գործընթացն ուղղորդող որակի չափանիշներ են եղել արտադրողականությունը և մակերեսը: Սակայն այժմ սխեմաների հզորության սպառման հետ կապված հարցերը ևս սկսել են կարևոր դեր խաղալ նախագծային որոշումներ կայացնելիս: Դա պայմանավորված է վերջին ժամանակներում բազմաթիվ դյուրակիր (portable) սարքերի (թվային ֆոտո/տեսա-խցիկներ, բջջային հեռախոսներ և այլն) լայն տարածմամբ, որոնք սխեմաների հզորության սպառման խիստ պահանջներ են ներկայացնում: Սխեմայի հզորության սպառման արագ գնահատումը նախագծման վաղ փուլերում հնարավորություն է տալիս նախագծողներին դիտարկել սխեմայի իրականացման մի շարք տարբերակներ և ընտրել առաջադրված պահանջները բավարարող լավագույն տարբերակը: RTL նկարագրությամբ ներկայացված սխեմաների հզորության սպառման գնահատման ավանդական եղանակները [1-3] ժամանակատար են և RTL կոմպիլատորների դեպքում [4-6], երբ առկա են մեծ թվով RTL նկարագրություններ, դրանք անարդյունավետ են: Ուստի, RTL կոմպիլատորների միջոցով գեներացվող նկարագրությունների հզորության սպառման արագ գնահատման խնդիրն արդիական է:

Աշխատանքում ներկայացվող մեթոդը հնարավորություն է ընձեռում արագ գնահատել RTL կոմպիլատորների միջոցով գեներացվող սխեմաների հզորության սպառումը: Այն հիմնված է RTL կոմպիլատորների միջոցով ներկայացվող պարամետրացված սխեմաների կառուցվածքի կանոնավորության վրա: Մեթոդը ստուգված է արդյունաբերական RTL կոմպիլատորի վրա, և վերջինիս գնահատման սխալանքը չի գերազանցում 15%-ը:

1. Մեթոդի նկարագրությունը: Այստեղ և հետագայում խոսքը գնում է շաբլոնների հիման վրա կառուցված RTL կոմպիլյատորների մասին: Մեթոդում շահագործվում է RTL կոմպիլյատորների միջոցով ներկայացվող պարամետրացված սխեմաների կառուցվածքի կանոնավորությունը: [8]-ում ցույց է տրվում, որ այդ կանոնավորությունը հիմք է հանդիսանում գեներացվող սխեմաների մակերեսի և RTL կոմպիլյատորի մուտքային պարամետրերի միջև ֆունկցիոնալ կախվածությունների գոյության համար: Հզորության սպառումը, գտնվելով ուղիղ համեմատական կապի մեջ մակերեսի հետ, ենթարկվում է նմանատիպ կախվածությունների¹: Այդ կախվածությունների անալիտիկ տեսքով ներկայացումը հնարավորություն կտար RTL կոմպիլյատորի կողմից գեներացվող սխեմայի հզորության սպառման գնահատումը հանգեցնել համապատասխան ֆունկցիայի արժեքի հաշվմանը՝ պարամետրերի տրված արժեքների համար: Սակայն, կախվածությունը ներկայացնող ֆունկցիայի անալիտիկ տեսքը հայտնի չէ, և առաջարկվում է դրա փոխարեն կիրառել համապատասխան մոտարկող ֆունկցիան: Մոտարկող ֆունկցիայի ստացման համար բավական է մի քանի կետերում ունենալ ֆունկցիայի արժեքները: Տվյալ դեպքում այդ կետերը պարամետրերի ընտրված արժեքներն են, իսկ այդ կետերում ֆունկցիայի արժեքները՝ պարամետրերի արժեքներին համապատասխանող RTL նկարագրությունների՝ հզորության սպառման գնահատականները: Հզորության սպառման գնահատականները պարամետրերի այդ մի քանի արժեքներին համապատասխանող RTL նկարագրությունների՝ համար ստացվում են ավանդական եղանակով: Մոտարկման հայտնի մեթոդներից այստեղ կիրառվել է հատվածագծային ինտերպոլյացիայի մեթոդը՝ առաջնորդվելով ճշտության ապահովման և իրականացման պարզության նկատառումներով: Այս մեթոդի դեպքում $x_1, \dots, x_n$ կետերի (ինտերպոլյացիոն կետեր) բազմությունից, հարևան յուրաքանչյուր զույգ x_i, x_j կետերով որոշվող հատվածի համար կառուցվում է գծային ֆունկցիա, և այդ հատվածի յուրաքանչյուր x կետի համար ֆունկցիայի արժեքը հաշվվում է հետևյալ բանաձևով.

$$f(x) = f(x_i) + (x - x_i) \cdot \frac{f(x_j) - f(x_i)}{x_j - x_i},$$

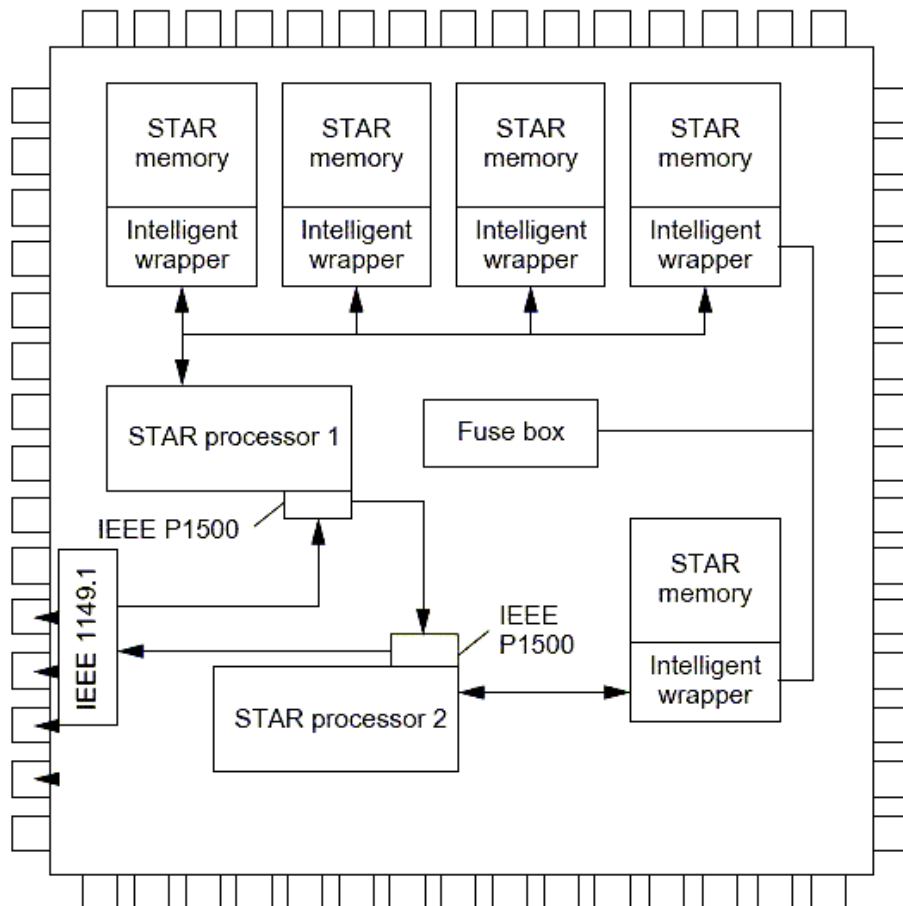
որտեղ $f(x_i)$ -ն և $f(x_j)$ -ն, համապատասխանաբար, i և j կետերում իրական ֆունկցիայի նախապես հաշված արժեքներն են: Ստացված ֆունկցիաների բազմությունն էլ հենց որոնվող մոտարկումն է: Որակյալ մոտարկում ստանալու տեսանկյունից կարևոր նշանակություն ունի ինտերպոլյացիոն կետերի ճիշտ ընտրությունը: Մեր դեպքում, որպեսզի ստացված մոտարկող ֆունկցիաների բազմությունը ծածկի տվյալ պարամետրի արժեքների ողջ միջակայքը, անհրաժեշտ պայմանն ընտրված ինտերպոլյացիոն կետերի բազմության մեջ պարամետրի արժեքների միջակայքի ծայրակետային արժեքների առկայությունն է: Բացի դրանից, ցանկալի է, որպեսզի ինտերպոլյացիոն կետերը հավասարաչափ բաշխված լինեն ողջ միջակայքի վրա: Դա հնարավորություն կտա գնահատման նմանատիպ ճշտություն ապահովել ողջ միջակայքի համար: Բնականաբար, ավելացնելով ինտերպոլյացիոն կետերի քանակը, կարելի է մեծացնել գնահատման ճշտությունը, սակայն դա կհանգեցնի լրացուցիչ հաշվողական և ժամանակային

¹ Ենթադրվում է, որ մակերեսի և հզորության սպառման գնահատման գործընթացում տրամաբանական սինթեզի պայմանները (գործիքը, տրամաբանական տարրերի գրադարանը, ժամանակային և միջավայրի սահմանափակումները և այլն), ինչպես նաև սխեմայի աշխատանքային հաճախականությունը մնում են հաստատուն:

ռեսուրսների անհրաժեշտությանը: Այսպիսով, մեթոդն օժտված է ճկունությամբ և, անհրաժեշտության դեպքում, կարելի է փոխզիջումներ կատարել գնահատման ճշտության և մեթոդի իրականացման համար պահանջվող հաշվողական ու ժամանակային ռեսուրսների միջև:

Հաջորդ գլխում բերված է ներկառուցված հիշողությունների ինքնաստուգման և վերանորոգման ենթահամակարգի նկարագրությունը, որի RTL կոմպիլատորի վրա իրականացվել է մեթոդի ստուգումը:

2. Ներկառուցվող հիշողությունների ինքնաստուգման և վերանորոգման (ԻՍևՎ) ենթահամակարգ: Նկար 1-ում ներկայացված է ԻՍևՎ (STAR – Self Test and Repair) հիշողության համակարգեր պարունակող ՀԲՎ (Համակարգ Բյուրեղի Վրա) [9]: Այն ներառում է STAR պրոցեսորներ, STAR հիշողության նմուշներ իրենց ինտելեկտուալ պատյաններով (Intelligent wrapper) և հիշողությունների վերանորոգումների տվյալների պահոց (Fuse Box): ԻՍևՎ հիշողությունները օժտված են մի շարք ԻՍևՎ ֆունկցիաներով: Ստուգման ալգորիթմները կարող են նախապես ներդրվել BIST մոդուլի մեջ կամ կարգավորվել արտաքինից՝ միկրոկոդի միջոցով, որը կարող է պահվել, օրինակ, էներգաանկախ մշտական հիշողության մեջ: Ներդրված ինքնաախտորոշման մոդուլն իրականացնում է հիշողության անսարքությունների տեղայնացումը և անհրաժեշտության դեպքում ապահովում է այդ անսարքություններին վերաբերող ինֆորմացիայի դուրս բերումն ու գրանցումը: Ներդրված վերանորոգման և հավելյալության տեղաբաշխման մոդուլը հայտնաբերում է գոյություն ունեցող հավելյալ տողերն ու սյուները և որոշում դրանց օպտիմալ բաշխման տարբերակը: Դրա համար այն օգտագործում է անսարքությունների նախապատմությունից ստացվող հիշողությունների թերությունների վերաբերյալ ինֆորմացիան, որը տրամադրվում է սխեմաներ արտադրող գործարանների կողմից: Այսպիսով, վերահասցեավորելով անսարքություն պարունակող տողերն ու սյուները, և օգտագործելով հավելյալ տողերն ու սյուները, ԻՍևՎ պրոցեսորը տեղայնացնում և վերանորոգում է հիշողության անսարքությունները: Տեղաբաշխման մոդուլը հավելյալ տողերի և սյուների տեղաբաշխման ինֆորմացիան վերածում է հիշողությանը հատուկ կոդի և այն գրանցում հիշողությունների թերությունների մասին ինֆորմացիայի գրանցման պահոցում: Մեկ ԻՍևՎ պրոցեսորը կարող է ստուգել և վերանորոգել բազմաթիվ հիշողություններ՝ հաջորդաբար, զուգահեռ կամ ցանկացած այլ հերթականությամբ: Նկարում ներկայացված համակարգը պարունակում է երկու ԻՍևՎ պրոցեսորներ, որոնցից մեկին հատկացված են չորս հիշողության նմուշներ, իսկ մյուսին՝ մեկ հիշողության նմուշ: ՀԲՎ-ի վրա հիշողության նմուշների խմբավորումը ԻՍևՎ պրոցեսորի միջոցով պայմանավորված է մակերեսի, հզորության, արագության, համակարգային տակտային գեներատորի և ՀԲՎ-ի վրա մոդուլների տեղաբաշխման գործոններով: Յուրաքանչյուր հիշողությանը կցված ինտելեկտուալ պատյանն աշխատում է ԻՍևՎ պրոցեսորի հետ համատեղ՝ ապահովելով հիշողությունների ստուգման և վերանորոգման գործողությունների կատարումը, ինչպես նաև հիշողությունների նորմալ աշխատանքը:



Նկ. 1. ԻՍևՎ հիշողության համակարգեր պարունակող բյուրեղ
 STAR memory – ԻՍևՎ հիշողության նմուշ
 IW (Intelligent Wrapper) - ինտելեկտուալ պատյան
 STAR processor – ԻՍևՎ պրոցեսոր
 Fuse Box – հիշողությունների վերանորոգման տվյալների պահոց
 P1500 – թվային սխեմաների տեստավորման արձանագրություն

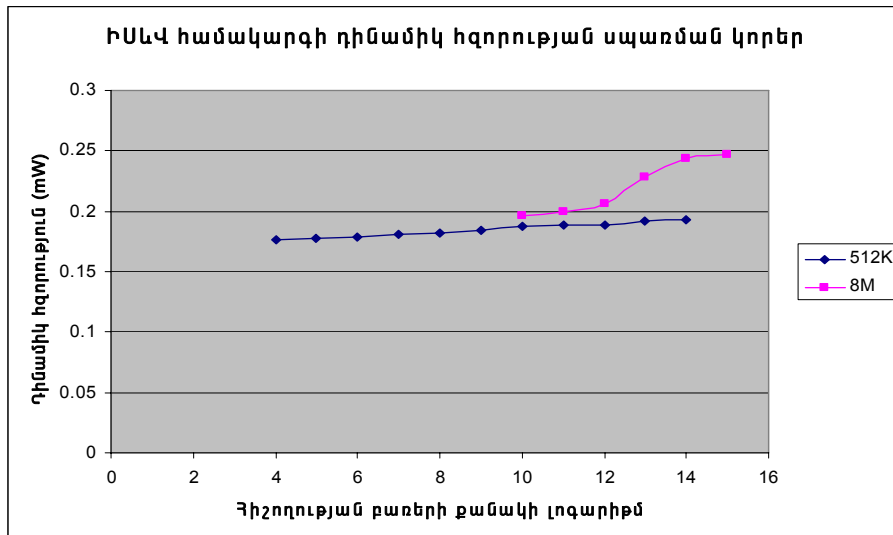
Ինտելեկտուալ պատյանը պարունակում է հասցեների ձևավորման, տվյալների համեմատման մոդուլներ, ռեգիստրներ և մուլտիպլեքսորներ: Ֆունկցիաների կառուցվածքային բաժանումը պատյանների և ԻՍևՎ պրոցեսորի միջև պայմանավորված է ԻՍևՎ ինֆրակառուցվածքի աշխատանքի համար անհրաժեշտ թողունակության պահանջներով: ԻՍևՎ պրոցեսորի և ինտելեկտուալ պատյանի միջև տվյալների փոխանակումը տեղի է ունենում ցածր թողունակությամբ: Ինտելեկտուալ պատյանի և հիշողության միջև ապահովված է տվյալների փոխանակման բարձր թողունակություն: Ինտելեկտուալ պատյանի՝ հիշողությանը մոտիկ տեղակայումը նախատեսված է հիշողության աշխատանքային հաճախականությամբ ստուգումն ապահովելու նպատակով:

3. Փորձնական արդյունքներ: Դիտարկվող ներկառուցվող հիշողությունների ԻՍևՎ ենթահամակարգի մոդուլներից գնահատման մեթոդը կիրառվել է միայն STAR պրոցեսորի և ինտելեկտուալ պատյանների համար: ԻՍևՎ ենթահամակարգի RTL կոմպիլատորի մուտքային պարամետրերի բազմությունից, վերլուծության արդյունքում, դուրս են բերվել այն պարամետրերը, որոնք այս կամ այն չափով ազդեցություն ունեն նշված երկու մոդուլների հզորության սպառման բնութագրի վրա: Դրանք ներկայացված են աղյուսակի տեսքով (տե՛ս աղյուսակը)

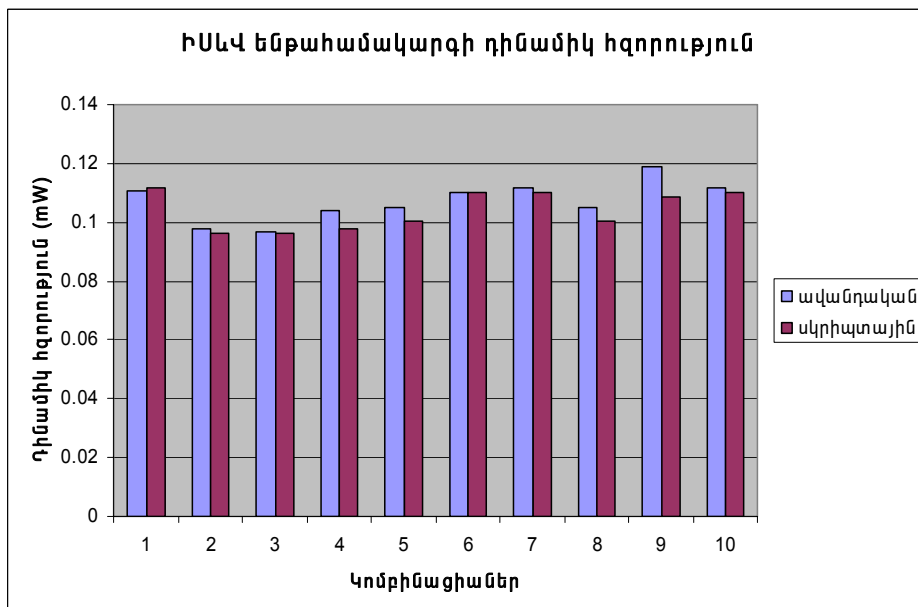
Աղյուսակ

Մուտքային պարամետր	Տիպ	Հզորության սպառման առումով պարամետրի ազդեցությանը ենթարկվող մոդուլները
Հիշողության բառերի քանակ	քանակական	ԻՍևՎ պրոցեսոր, ինտել.պատյան
Բառի կարգայնություն	քանակական	ինտելեկտուալ պատյան
Ենթաբառում գ/կ հնարավորություն	որակական	ինտելեկտուալ պատյան
Հիշողության մուտքերի քանակ	որակական	ԻՍևՎ պրոցեսոր, ինտել.պատյան
Հիշողության նմուշների քանակ	քանակական	ԻՍևՎ պրոցեսոր
Վերանորոգման հնարավորություն	որակական	ԻՍևՎ պրոցեսոր
Տեստավորման ալգորիթմ	որակական	ԻՍևՎ պրոցեսոր

Այս բոլոր պարամետրերի համար ընտրվել են համապատասխան արժեքների բազմությունները՝ առաջնորդվելով երկրորդ գլխում բերված ցուցումներով և դրանց բոլոր հնարավոր կոմբինացիաներին համապատասխանող RTL նկարագրությունների համար, ավանդական եղանակով, գնահատվել են հզորության սպառման բնութագրերը, որոնք ինտերպոլյացիոն կետեր են հանդիսացել մոտարկման համար: Այդ կետերով կառուցված կորի տեսքը (նկ. 2) հաստատեց երկրորդ գլխում բերված՝ RTL կոմպիլատորների միջոցով ներկայացվող պարամետրացված սխեմաների հզորության սպառման և RTL կոմպիլատորի մուտքային պարամետրերի միջև գոյություն ունեցող որոշակի ֆունկցիոնալ կախվածությունների գոյության վերաբերյալ ենթադրությունները:



Նկ. 2. ԻՍՆՎ ենթահամակարգի դինամիկ հզորության սպառման կախվածության գրաֆիկը հիշողության բառերի քանակի լոգարիթմից



Նկ. 3. ԻՍՆՎ պրոցեսորի դինամիկ հզորության ավանդական և սկրիպտային եղանակներով ստացված գնահատականների համեմատություն

Հատվածագծային ինտերպոլյացիայի արդյունքում ստացվել են մոտարկող ֆունկցիաները, որոնք ներդրվել են TCL լեզվով ներկայացված հզորության սպառման գնահատման սկրիպտի մեջ: RTL կոմպիլյատորի շարժանային իրականացումը

հնարավորություն է տալիս այդ սկրիպտը ներդնել RTL կոմպիլյատորի միջավայրում՝ շաբլոնի տեսքով: Այնուհետև, մեթոդի ճշտության ստուգման նպատակով, պատահականության սկզբունքով ընտրվել են պարամետրերի արժեքների մի շարք կոմպինացիաներ և դրանց համապատասխան RTL նկարագրությունների հզորության սպառման ավանդական եղանակով ստացված գնահատականները համեմատվել են սկրիպտի միջոցով ստացված գնահատականների հետ: Արդյունքում մեթոդի գնահատման սխալը չի գերազանցել 15%-ը: Համեմատության արդյունքները ներկայացված են նկար 3-ում: Նմանատիպ արդյունքներ ստացվել են նաև ստատիկ հզորության սպառման համար:

Եզրակացություն: Առաջարկվում է հզորության սպառման արագ գնահատման մեթոդ՝ RTL կոմպիլյատորների միջոցով գեներացվող սխեմաների համար: Ցույց է տրվում, որ RTL կոմպիլյատորների միջոցով պարամետրացվող սխեմաների կառուցվածքի կանոնավորությունը կարող է հիմք հանդիսանալ սխեմայի հզորության սպառման բնութագրի և RTL կոմպիլյատորի մուտքային պարամետրերի միջև եղած կախվածությունները մոտարկման միջոցով որոշելու համար: Գործնական կիրառություն ունեցող RTL կոմպիլյատորի վրա ցույց է տրվում մեթոդի պիտանելիությունը և բարձր ճշտության ապահովման ունակությունը:

ԳՐԱԿԱՆՈՒԹՅԱՆ ՑԱՆԿ

1. **Nemani M., Najm F.** High-Level Area and Power Estimation for VLSI circuits // IEEE Transactions on computer-aided design of integrated circuits and systems. – 1999. - Vol. 18, No. 6.
2. **Li F. et. al,** High-Level Area and Power-Up Current Estimation Considering Rich Cell Library// Asia and South Pacific Design Automation Conference. - 2004. – P.899-904.
3. **Ravi S., Raghunathan A., Chakradhar S.** Efficient RTL Power Estimation for Large Designs// Proceedings of the 16th International Conference on VLSI Design.- 2003.
4. **Horstmannshoff J., Meyr H.** Efficient Building Block Based RTL Code Generation form Synchronous Data Flow Graphs// Annual ACM IEEE Design Automation Conference, Proceedings of the 37th conference on Design automation. - 2000.- P. 552 – 555.
5. **Kejariwal A., Mishra P., Astrom J., Dutt N.** HDL Generation Method for Configurable VLIW processor, CECS Technical Report #03-04, Center for Embedded Computer Systems, University of California. - February, 2003
6. **Zarrineh K., Upadhyaya S.A.** New Framework For Automatic Generation, Insertion and Verification of Memory Built-In Self Test Units// 1999 17TH IEEE VLSI Test Symposium.- April, 1999.
7. **Cheng K., Hsueh C., Huang J., Yeh J., Huang C. and Wu C.** Automatic Generation of Memory Built-In Self-Test Cores for System-on-Chip// Proceedings of the 10th Asian Test Symposium. - 2001.
8. **Ter-Galstyan A.** An Automation Method For Gate-Count Characterization Of RTL Compilers// East-West Design & Test Workshop. - Sochi, Russia, September 15-19, 2006.
9. **Zorian Y., Shoukourian S.** Embedded-Memory test and repair: Infrastructure IP for SoC yield// IEEE Design & Test of Computers. - May – June, 2003.

ԵՊՀ: Նյութը ներկայացվել է խմբագրություն 14.04.2007:

А.А. ТЕР-ГАЛСТЯН

МЕТОД БЫСТРОЙ ОЦЕНКИ ПОТРЕБЛЯЕМОЙ МОЩНОСТИ ДЛЯ RTL КОМПИЛЯТОРОВ

Предлагается быстрый метод оценки потребляемой мощности схем, генерируемых RTL компиляторами, который основан на структурной регулярности этих схем. Метод был применен в промышленных RTL компиляторах и обеспечил высокую точность оценки. Погрешность метода составляет 15%.

Ключевые слова: RTL компилятор, характеристика, потребляемая мощность.

A.A. TER-GALSTYAN

A QUICK ESTIMATION METHOD OF POWER ESTIMATION FOR RTL COMPILERS

A quick method of consumption power for designs generated by RTL compilers, which estimation is based on structure regularity of those designs is proposed. It has been applied to an industrial RTL compiler and provided high accuracy of estimation. The estimation error is within 15%.

Keywords: RTL compiler, characterization, consumption power.