

С.О. МКРТЧЯН, А.С. МКРТЧЯН, В.Э. ДЖАНГИРЯН,  
А.Ф. ЛАЗАРЯН

### СООБЩЕНИЕ 2. КАК “ОЖИВИТЬ” СБИС ?

Рассматриваются вопросы защиты интегральных микросхем (ИМС) от перегрузок по входу и выходу типа к.з. на шины питания и земли. Приводятся примеры таких схем типа эмиттерно-связанной и интегрально инжекционной логики, которые “самоблокируются” при перегрузках указанного типа, тем самым предотвращая перегорание (тепловой пробой) внутренней структуры ИМС.

**Ключевые слова:** самоблокировка, короткое замыкание, перегрузка, самоторможение, запредельное раздражение.

**Введение и постановка задачи.** В настоящей работе рассматриваются вопросы защиты эмиттерно-связанных логических (ЭСЛ) и интегрально-инжекционных (ИИЛ) микросхем, которые существенно отличаются друг от друга не только по схемотехнике построения базового вентиля, но и по потребляемой мощности и другим параметрам, что накладывает определенные ограничения на специфику построения дополнительных цепочек, необходимых для повышения к.з. стойкости базового вентиля.

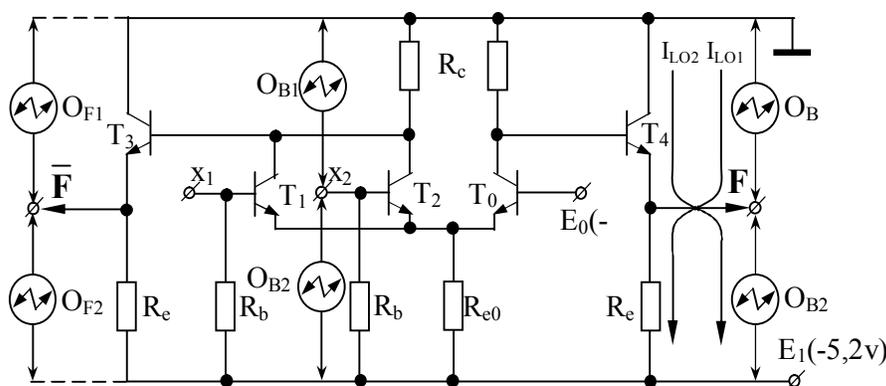


Рис.1. Защита одноуровневой ЭСЛ схемы от перегрузок

**Защита ЭСЛ вентилях от перегрузок.** На рис.1 показана одноуровневая базовая схема ЭСЛ вентиля с возможными входными  $O_B$  и выходными  $O_F$  перегрузками. К.з на шину земли обозначены соответственно через  $O_1$ , а на шину  $-5В$  - через  $O_2$ . Как видно, ЭСЛ, как и ТТЛ схемы по входу защищены, т.е. перегрузки  $O_{B1}$  и  $O_{F1}$  не опасны с точки зрения перегорания микросхем. Поэтому основное внимание

уделено выходным перегрузкам типа  $O_{F2}$  и  $O_{B2}$ . На рис.1 стрелками показаны токи  $I_{OL1}$  и  $I_{OL2}$  при соответствующих перегрузках  $O_1$  и  $O_2$ . Очевидно, что перегрузка типа  $O_{F1}$  менее опасна с точки зрения пробоя микросхемы, т.к. при этом ток перегрузки  $I_{OL1}$  протекает через резистор  $R_e$ , сгорание которого менее вероятно, чем в случае перегрузки  $O_{F2}$ , ток которого протекает через открытый транзистор  $T_3$  ( $T_4$ ), и поэтому этот транзистор находится под реальной опасностью перегорания (тепловой пробоя). Следовательно, в этой схеме главное внимание необходимо уделить защите транзисторов  $T_3$  и  $T_4$  при перегрузках типа  $O_2$ . С этой целью в схеме рис.2 добавлены цепочки  $R_1 - R_2 - T_5$ , которые закрывают соответствующие транзисторы ( $T_3$  или  $T_4$ ), когда на выходе случается перегрузка типа  $O_{F2}$ , тем самым предотвращая тепловой пробой. В нормальном режиме, когда отсутствуют перегрузки, эти дополнительные цепочки не оказывают существенного влияния на параметры базового вентиля, хотя в некоторой степени ухудшают его динамические параметры. Для улучшения этих параметров можно вместо резистора  $R_1$  использовать диоды Шоттки  $D_1$  и  $D_2$ , которые совместимы с интегральной технологией, и требовать, чтобы они выдержали 5В обратного напряжения.

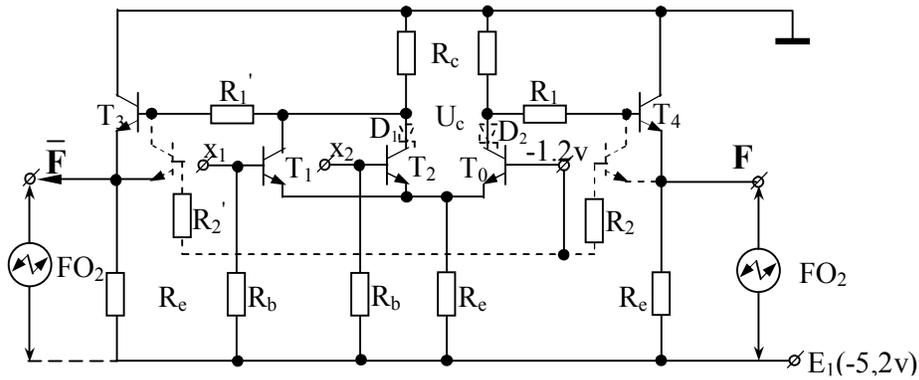


Рис.2. Защита транзисторов  $T_3$ ,  $T_4$  от перегрузки типа  $FO_2$

**Защита ИИЛ вентилях от перегрузок.** На рис. 3 показана базовая ИИЛ ячейка. Эта схема называется базовой, т.к. помимо нее существуют варианты, например, с диодами Шоттки по входу, выходу и т.д. [1-3]. Из схемы очевидно, что для ИИЛ ячейки опасность представляет перегрузка типа к.з. выхода на шину питания  $+E_B$ , что может привести к пробоя выходного переключательного транзистора  $T_2$ . Во всех остальных случаях нет опасности пробоя ИИЛ логики. На рис. 4 пунктирными линиями показана дополнительная цепочка, закрывающая транзистор  $T_2$ , когда на его выходах  $K_1$  или  $K_2$  возникает перегрузка типа  $O_{B1}$ . В случае, когда случается такая перегрузка, транзистор  $T_3$  открывается и перехватывает ток инжекционного транзистора  $T_1$ , который является током базы транзистора  $T_2$ . Этому процессу не мешают входные токи (ток ячейки благодаря диодам Шоттки на логических входах  $X_1$ ,  $X_2$ ,  $X_3$ ).

Таким образом, если БИС построена на логических ячейках (рис.4), то для таких БИС не опасны как входные, так и выходные перегрузки типа  $O_{B1}$  и  $O_{B2}$ . При появлении таких перегрузок в БИС она блокируется (попадает в заторможенное состояние наподобие биологических нейронных сетей), предотвращая сгорание микросхемы. Если минует опасность сгорания (устраняется перегрузка), БИС продолжает нормально функционировать. Чем не “живая” электронная схема?

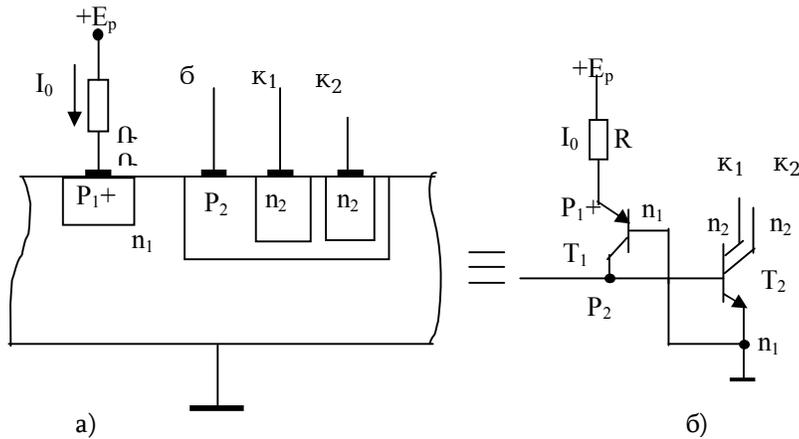


Рис. 3. Структура (а) и эквивалентная электрическая схема (б) ИИЛ ячейки (базовая ячейка)

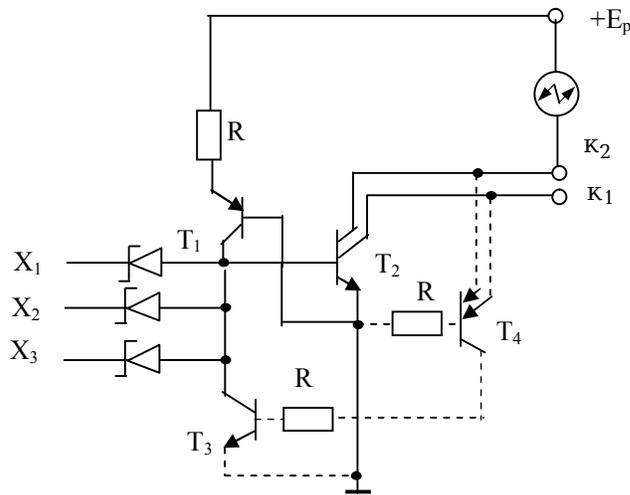


Рис. 4. Защита ИИЛ ячейки от перегрузок на выходе

## СПИСОК ЛИТЕРАТУРЫ

1. Մկրտչյան Ս.Հ. Միկրոսխեմատեխնիկա և նեյրոսխեմատեխնիկա. 1 մաս: Թվային ինտեգրալ սխեմաներ / ՀՊՃՀ. - Երևան, 1999. -222 էջ:
2. **Аваев Н.А., Дулин В.Н., Наумов Ю.Е.** БИС с инжекционным питанием. - М.: Сов. радио, 1977. -248 с.
3. **Мкртчян С.О., Мелконян С.А.** ИИЛ ячейка. А. с. СССР N1386951, Бюл. изобр. 13, 1988.
4. ГИУА. Материал поступил в редакцию 10.03.2000.

*Ս.Հ. ՄԿՐՏՉՅԱՆ, Ա.Ս. ՄԿՐՏՉՅԱՆ, Վ.Է. ՋԱՀԱՆԳԻՐՅԱՆ  
Ա.Ֆ. ԼԱԶԱՐՅԱՆ*

### *2. ԻՆՉՊԵՄ «ԿԵՆՂԱՆԱՑՆԵԼ» ԳՄԻՍ-Ը*

Դիտարկվում են ինտեգրալ միկրոսխեմաների (ԻՄՍ) ելքերում «կարճ միացում» (կ.մ.) տեսակի գերբեռնվածությունից պաշտպանության հարցերը: Բերվում են էլեկտրակապակցված տրամաբանական (ԷԿՏ) սխեմաների և ինտեգրալ ինժեկցիոն տրամաբանական (ԻԻՏ) սխեմաների օրինակներ, երբ ելքում նման գերբեռնվածության դեպքում սխեման «ինքնափակվում» է՝ պաշտպանելով ելքային տրանզիստորը ջերմային ծակումից:

*S.H MKRTCHYAN, A.S. MKRTCHYAN, V.E. JAHANGIRYAN,  
A.F. LAZARYAN*

### *2. How to provide the “survivability” of VLSI ?*

Integrated microcircuit (IMC) protection from overload of input and output short circuit type problems are considered. The samples of emitter coupled logic (ECL) and integrated injection logic (IIL) circuits which have self-locking features by overloads of the abovementioned type are given, thereby preventing thermal breakdown of internal chip structure.