ՀԱՅԿԱԿԱՆ ՍՍՀ ԳԻՏՈՒԹՅՈՒՆՆԵՐԻ ԱԿԱԴԵՄԻԱՅԻ ՏԵՂԵԿԱԳԻՐ
ИЗВЕСТИЯ АКАДЕМИИ НАУК АРМЯНСКОЙ ССР

Տեխնիկական գիտություններ, հատոր XXVII, № 1, 1974 Серия технических наук

ВЫЧИСЛИТЕЛЬНАЯ ТЕХНИКА

Г. Г. САРДАРЯН

ОЦЕНКА НАДЕЖНОСТИ КОМБИНАЦИОННЫХ СХЕМ ПО ОТНОШЕНИЮ К ОДИНОЧНЫМ СБОЯМ С УЧЕТОМ ВАЖНОСТИ ЭЛЕМЕНТОВ СХЕМЫ

Известная оценка ненадежности (вероятности отказа) радиоэлектронной аппаратуры

$$q = 1 - \prod_{i=1}(1-q_i), \tag{1.1}$$

определяемая по вероятности неисправной работы q_i отдельных ее узлов, для логических схем (ЛС) сильно завышена.

При расчете высоконадежных ЛС обычно учитывают только одиночные отказы. Тогда формула (1.1) упрощается, принимая вид

$$q = \sum_{i=1}^{n} q_i. \tag{1.2}$$

Но и эта оценка сильно завышена для ЛС, при анализе надежности которых появляется ряд специфических особенностей, которые не учтены в формуле (1.2). Так, не учитываются два характерных типа отказов: переходы $1 \to 0$ и $0 \to 1$, которые присущи логическим схемам. Совершенно не учитывается тот факт, что появившийся отказ элемента, воздействуя на последующие элементы, может «отфильтровываться», т.е. совпадать с правильной информацией или не проходить вообще.

Под отказом будем понимать сбой (ошибка) логического элемента с появлением инвертора на его выходе. Предположим, что вероятность сбоя постоянна во времени в заданном интервале работы комбинационной схемы (КС), сбои в отдельных элементах независимы, а распределение входных сигналов задано.

Такой подход к расчету надежности КС, основанный на указанных допущениях, предложен в работах [1÷4]. В работе [1] при помощи введенной передаточной матрицы КС кроме одиночных сбоев учитываются и всевозможные кратные сбои в схеме. Но сбои элементов принимаются однородными и отдельно не учитываются указанные переходы двух типов. В работах [2÷4] эти переходы учтены, при этом в [2] используется обратный анализ схемы. Расчет надежности КС в этих работах основан на аппарате вероятностной логики. Так, в [3] и [4] используется ОДНФ [5] функции, реализуемой одновыходной схемой.

Методы, основанные на применении вероятностной логики, при машинной реализации эффективны для сравнительно небольших схем. Для схем с большим числом входов и выходов при построении ОДНФ получаются громоздкие булевые формулы, и возрастает опасность ошибки как при составлении ОДНФ, так и при минимизации формул с целью получения попарно ортогональных термов. Кроме того, в случае большого числа входов машинный расчет ограничен объемом памяти [6]. К тому же, часто задаются вероятности не отдельных входных переменных схемы, а вероятности наборов значений всех входных переменных. В этом случае исключается возможность применения ОДНФ для расчета надежности схем.

В данной работе дается единая инженерная методика оценки надежности многовыходных КС (без петель ОС), основанная на применении логического моделирования цифровых схем на ЭВМ [7]. При этом устанавливается прямая зависимость ненадежности схемы от ненадежности элементов схемы и вероятностей появления входных наборов сигналов.

Вывод критерия надежности. Рассмотрим схему с m независимыми входами и M выходами.

Согласно [1], работа такой схемы исчерпывающе описывается передаточной матрицей

$$\| P \| = \| p_{cr} \|_{2^m, 2^M}, \tag{2.1}$$

где p_{cr}—вероятность получения r-го выходного набора двоичных сигналов, при условии, что на входы схемы поступает c-ый входной набор.

Размерность матрицы (2.1) сильно зависит от m и M, и уже при $m=7-8$ современные ЭВМ не в состоянии рассчитать такую матрицу, определяемую перемножением матриц так называемых 2 и 3 ступеней схемы [1]. Эта трудность остается и для одиночных сбоев схемы. Покажем, что в этом случае надежность схемы можно оценить при достаточно больших m и M, не прибегая к построению матрицы (2.1).

В каждой c-ой строке матрицы (2.1) только один элемент представляет вероятность того, что полученный выходной набор y_r—правильный. Все остальные элементы q_{cr} строки представляют вероятности ошибочных выходных наборов y_r схемы. Удалим из каждой строки матрицы вероятности правильных выходных наборов y_r. Получим матрицу $\|Q\|$, которую назовём квазиматрицей. Для одиночных сбоев схемы каждый элемент q_{cr} квазиматрицы $\|Q\|$ представляет сумму вероятностей сбоев некоторых (попарно отличающихся по номерам) логических элементов или равняется нулю. Ясно, что вероятность сбоя q_i данного i-го элемента может встречаться в каждой строке квазиматрицы не более одного раза. Для i-го элемента схемы вы-

делим все те строки квазиматрицы, которые содержат одну и ту же вероятность q_i. Отметим все такие строки. Перемножим q_i на сумму вероятностей $p_{\alpha_{i_j}}$ входных наборов схемы, соответствующих отмеченным строкам. Аналогичные произведения составляются для всех остальных элементов схемы. В результате вероятность ошибки хотя бы на одном выходе схемы в произвольный момент времени t (вероятность события A) определится как сумма

$$p_1(A)=q_1\sum_{i_1}p_{\alpha_{i_1}}+\ldots+q_i\sum_{i_i}p_{\alpha_{i_i}}+\ldots+q_n\sum_{i_n}p_{\alpha_{i_n}}.$$

Но $\sum p_{\alpha_{i_j}}$ — вероятность появления входных наборов, таких, что при совместном появлении каждого из них вместе со сбоем i-го элемента в момент времени t обуславливают ошибку хотя бы на одном выходе схемы. Иначе, это есть условная вероятность передачи сбоя (ошибки) на выход схемы. Каждая такая сумма разлагается на две подсуммы, являющиеся условными вероятностями передачи ошибки, когда имели место несовместные ошибочные переходы типа $1\to0$ и $0\to1$ на выходе i-го элемента.

Введем обозначения для этих подсумм:

$$\sum_{i_i}p_{\alpha_{i_j}}=p(A/f_i=1\to f_i=0);\quad \sum_{i_i}p_{\alpha_{i_j}}=p(A/f_i=0\to f_i=1),$$

где f_i — логический оператор, реализуемый i-ым элементом схемы. Назовем эти величины активностями i-го элемента по переходам $1\to0$ и $0\to1$ соответственно. Тогда по формуле полной вероятности будем иметь:

$$p(A)=\sum_{i=1}^{n}[p(f_i=1\to f_i=0)\cdot p(A/f_i=1\to f_i=0)+ \tag{2.4}$$

$$+p(f_i=0\to f_i=1)\cdot p(A/f_i=0\to f_i=1)].$$

Вводя новые обозначения:

$$(f_i=1\to f_i=0)\sim f_i^{10};\quad (f_i=0\to f_i=1)\sim f_i^{01};\quad q_i=p(f_i),$$

для вероятностей переходов обоих типов получим:

$$p(f_i^{10})=p(\bar{f}_i)\cdot p(f_i^{10}/\bar{f}_i);\ p(f_i^{01})=p(\bar{f}_i)\cdot p(f_i^{01}/\bar{f}_i). \tag{2.5}$$

Определим условные вероятности $p(A/f_i^{10})$ и $p(A/f_i^{01})$, не прибегая к построению матрицы (2.1). Пусть F_j — оператор, реализуемый на j-ом выходе схемы, в которой произошёл сбой в i-ом элементе. После возникновения сбоя в i-ом элементе хотя бы на одном выходе схемы получится неправильный результат; если на выходе i-го элемента была

единица, и сбой оказался существенным; либо если на выходе i-го элемента был нуль, и сбой оказался существенным. Поэтому

$$p(A/f_i^{10}) = p(f_i = 1) \cdot p\left| \bigvee_{j=1}^{M} (F_j \oplus F_j^{\overline{f_i}}) = 1/f_i = 1 \right|, \tag{2.6}$$

$$p(A/f_i^{01}) = p(f_i = 0) \cdot p\left| \bigvee_{j=1}^{M} (F_j \oplus F_j^{\overline{f_i}}) = 1/f_i = 0 \right|. \tag{2.7}$$

После раскрытия условных вероятностей в правых частях (2.6) и (2.7) получим:

$$p(A/f_i^{10}) = p\left| \bigvee_{j=1}^{M} (F_j \oplus F_j^{\overline{f_i}}) \cdot f_i = 1 \right|; \tag{2.8}$$

$$p(A/f_i^{01}) = p\left| \bigvee_{j=1}^{M} (F_j \oplus F_j^{\overline{f_i}}) \cdot \overline{f_i} = 1 \right|. \tag{2.9}$$

Правые части (2.8) и (2.9) допускают упрощения.

Теорема.

$$p\left| \bigvee_{j=1}^{M} (F_j \oplus F_j^{\overline{f_i}}) \cdot f_i = 1 \right| = p\left| \bigvee_{j=1}^{M} (F_j \oplus F_j^{f_i=0}) = 1 \right|, \tag{2.10}$$

$$p\left| \bigvee_{j=1}^{M} (F_j \oplus F_j^{\overline{f_i}}) \cdot \overline{f_i} = 1 \right| = p\left| \bigvee_{j=1}^{M} (F_j \oplus F_j^{f_i=1}) = 1 \right|. \tag{2.11}$$

Вкратце докажем справедливость (2.11) [аналогично доказывается и (2.12)]. Достаточно показать, что

$$(F_j \oplus F_j^{\overline{f_i}}) \cdot f_i = F_j \oplus F_j^{f_i=0} \tag{2.12}$$

для каждого $j = 1, 2, \ldots, M$. Достаточность доказательства справедливости (2.12) вытекает из того, что если две функции алгебры логики равны, то и вероятности их обращения в единицу тоже равны (см. например, [4]). Преобразуем левые и правые части (2.12). Представим F_j, $F_j^{\overline{f_i}}$ и $F_j^{f_i=0}$ при помощи суперпозиции от f_i и входных переменных схемы. После представления обеих частей выражения (2.12) в ДНФ, разложения функций F_j и $F_j^{\overline{f_i}}$ по переменным f_i и $\overline{f_i}$ и выполнения всевозможных упрощающих операций булевой алгебры для обеих частей получаем одно и то же выражение:

$f_i[F_j(x_1, x_2, \ldots, x_s, \ldots, 1, \ldots, x_m) \oplus F_j(x_1, x_2, \ldots, x_s, \ldots, 0, \ldots, x_m)]$,

где $x_1, x_2, \ldots x_m$ — входные переменные схемы; константы 1 и 0 — значения логического оператора f_i i-го элемента схемы.

Составим выражения вида

$$\bigvee_{j=1}^{M} \left| F_j(X_c) \oplus F_j^{f_i=0}(X_c) \right| : \bigvee_{j=1}^{M} \left| F_j(X_c) \oplus F_j^{f_i=1}(X_c) \right|. \tag{2.13}$$

принимающие значения из множества $\{0,1\}$. Здесь $F_j(X_c)$ — значение функции j-го выхода схемы на c-м входном наборе X_c, а $F_j^{i=0}(X_c)$ и $F_j^{i=1}(X_c)$ — значения функции j-го выхода схемы, когда на выходе i-го элемента схемы зафиксированы 0 и 1 соответственно.

Методы логического моделирования цифровых схем на ЭВМ [7] позволяют для достаточно больших схем при всевозможных входных наборах X_c вычислить выражения (2.13) простым алгоритмом.

Вероятности обращения в единицу функций различимости, указанных в квадратных скобках правых частей равенств (2.10) и (2.11), определятся как математические ожидания значений (2.13) этих функций на всевозможных входных наборах схемы:

$$p\left[\bigvee_{j=1}^{M}(F_j \oplus F_j^{i=0}) = 1\right] = \sum_{c=0}^{2^n-1} p_c \cdot \bigvee_{j=1}^{M}\left[F_j(X_c) \oplus F_j^{i=0}(X_c)\right], \quad (2.14)$$

$$p\left[\bigvee_{j=1}^{M}(F_j \oplus F_j^{i=1}) = 1\right] = \sum_{c=0}^{2^n-1} p_c \bigvee_{j=1}^{M}\left[F_j(X_c) \oplus F_j^{i=1}(X_c)\right]. \quad (2.15)$$

Принимая, что сбои элементов (переходы двух типов) симметричны, будем иметь

$p(f_i^{(0)}/\bar{f}_i) = p(f_i^{(1)}/\bar{f}_i) = \frac{1}{2}$ и из (2.4), (2.5), (2.8), (2.9), (2.10), 2.11), (2.14) и (2.15) получаем

$$p(A) = \frac{1}{2}\sum_{i=1}^{n} q_i(\eta_{i=0} + \eta_{i=1}), \quad (2.16)$$

где через $\eta_{i=0}$ и $\eta_{i=1}$ обозначены активности i-го элемента, представленные в правых частях (2.14) и (2.15). Величину $\gamma_i = \eta_{i=0} + \eta_{i=1}$ назовем коэффициентом важности i-го элемента при заданном законе распределения входных наборов схемы. Из (2.14) и (2.15) легко усмотреть, что $\gamma_i \leqslant 1$.

Сравним оценки (1.2) и (2.16). Коэффициент

$$k = \frac{\sum_{i=1}^{n} q_i}{\frac{1}{2}\sum_{i=1}^{n} q_i \gamma_i}$$

с учетом соотношения $\gamma_i \leqslant 1$ показывает, что для симметричных сбоев оценка (1.2) завышена в два и более раза, т. е. $k \geqslant 2$. Для реальных многоэлементных схем обычно $k > 2$, причем, для схем с большой глубиной $k \gg 2$. А если считать, что сбои элементов однородны (как в работе [1]), т. е.

$$p(f_i^{10}) = p(f_i^{01}) = p(f_i),$$

то тогда

$$p_1(A) = \sum_{i=1}^{n} q_i \, \tau_{ii} \qquad (2.17)$$

и $k_1 = 2$.

Заметим, что $\tau_{ii\ 0}$ и $\tau_{ii\ 1}$ не зависят от очередности подачи двоичных наборов на входы КС. Поэтому в памяти ЭВМ достаточно предварительно хранить лишь один набор (нулевой), а остальные получать каждый раз, прибавляя единицу к младшему разряду предыдущего набора. Этот искусственный прием эффективен для экономии памяти ЭВМ.

Выявление „узких" мест в КС. Полученный критерий анализа надежности КС позволяет провести анализ надежности схемы по частям, т. е. поэлементно. Это позволяет решать задачу нахождения „узких" мест в КС. Пусть имеем фиксированное разделение схемы S на подсхемы, которые будем условно называть блоками. С конструкторской позиции блоками схемы S могут быть функциональные узлы различной детализации вплоть до отдельных логических элементов (элементы, ячейки, модули и т. д.) [8]. Требуется определить наиболее „опасные" блоки [9], выявить влияние каждого из блоков на общую надежность схемы.

Проиллюстрируем решение задачи на примере схемы основанной на рис. 1. Схема состоит из 5 блоков (на уровне модулей). Входные наборы схемы равновероятны: $p_0 = p_1 = p_2 = \ldots = p_{255} = \frac{1}{256}$.

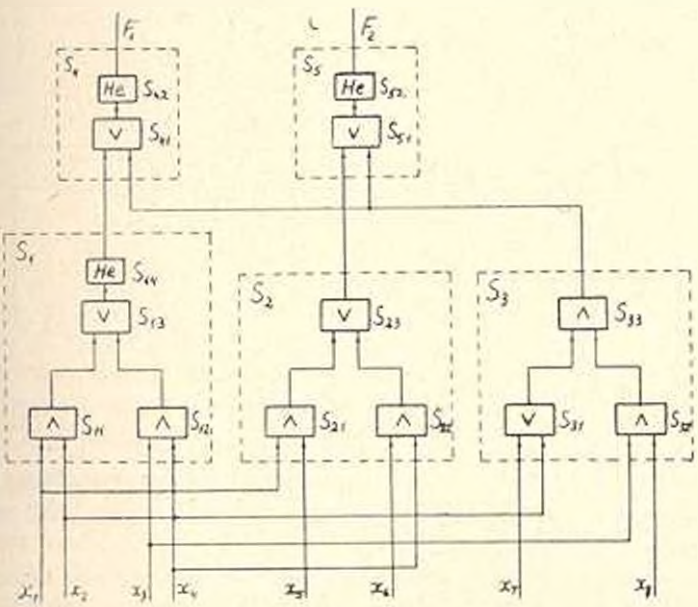

Рис. 1

Значения активностей элементов блоков*, рассчитанные по формулам (2.14) и (2.15), приведены в табл. 1.

Предположим, что элементы схемы равнонадежны и каждый имеет вероятность сбоя, равную ε. При помощи табл. 1 и по формулам (1.2), (2.17) и (2.16) определяем как ненадежность схемы по отдельным ее блокам, так и ненадежность схемы в целом. Результаты расчета приведены в табл. 2.

Значения коэффициентов завышенности оценок (1.2) и (2.17) по сравнению с оценкой (2.16) также приведены в табл. 2 (строки 4 и 5).

Таблица 1

S_1		S_2		S_3		S_4		S_5	
$\gamma_{11}=0$ 40/256	$\gamma_{11}=1$ 128/256	$\gamma_{21}=0$ 9/256	$\gamma_{21}=1$ 27/256	$\gamma_{31}=0$ 34/256	$\gamma_{31}=1$ 10/256	$\gamma_{41}=0$ 176/256	$\gamma_{41}=1$ 80/256	$\gamma_{51}=0$ 21/256	$\gamma_{51}=1$ 235/256
$\gamma_{12}=0$ 40/256	$\gamma_{12}=1$ 128/256	$\gamma_{22}=0$ 9/256	$\gamma_{22}=1$ 27/256	$\gamma_{32}=0$ 34/256	$\gamma_{32}=1$ 74/256	$\gamma_{42}=0$ 80/256	$\gamma_{42}=1$ 176/256	$\gamma_{52}=0$ 235/256	$\gamma_{52}=1$ 21/256
$\gamma_{13}=0$ 80/256	$\gamma_{13}=1$ 128/256	$\gamma_{23}=0$ 21/256	$\gamma_{23}=1$ 27/256	$\gamma_{33}=0$ 34/256	$\gamma_{33}=1$ 118/256				
$\gamma_{14}=0$ 128/256	$\gamma_{14}=1$ 80/256								

Таблица 2

	S_1	S_2	S_3	S_4	S_5	S
q	1ε	3ε	3ε	2ε	2ε	14ε
$p_3(A)$	$2{,}938\varepsilon$	$0{,}468\varepsilon$	$1{,}188\varepsilon$	2ε	2ε	$4{,}594\varepsilon$
$p(A)$	$1{,}469\varepsilon$	$0{,}234\varepsilon$	$0{,}594\varepsilon$	ε	ε	$2{,}297\varepsilon$
k	2,72	12,82	5,05	2	2	6,09
k_1	2	2	2	2	2	2

Из табл. 2 видно, что наиболее „узкими" местами схемы являются блоки S_1, S_3 и S_5. Для повышения надежности схемы необходимо, в первую очередь, производить логическое резервирование этих узлов. Заметим, что без учета структурно-функциональных характеристик элементов схемы наиболее „безопасный" блок S_2 во ошибке

* Расчет производился при помощи логического моделирования схемы на ЭВМ Раздан-3 с применением АЛГОЛ-60. Из-за ограниченности объема работы моделирующий алгоритм не приводится.

рассматривался бы как один из наиболее „опасных" блоков, а из числа наиболее „опасных" — блоки S_4 и S_5 как наиболее „неопасные". Эти выводы, однако, заранее далеко не очевидны.

Выводы

Дается метод оценки надежности КС, основанный на применении логического моделирования цифровых схем на ЭВМ и удобный для инженерного расчета.

Показано, что для любого момента времени t при симметричных одиночных сбоях схемы эта оценка более чем в два раза точнее принятой в радиоэлектронной аппаратуре оценки и два раза точнее оценки, приведенной в работе [1].

При помощи предлагаемого метода решается задача выявления «узких» мест в схеме. На конкретном примере показано, что оценка (1.2) в общем случае не пригодна для решения этой задачи, так как более «опасные» блоки по этой оценке часто могут быть классифицированы как более «неопасные» и наоборот.

ЕрПИ им. К. Маркса Поступило 3.VII.1973.

Ա. Ա. ՍԱՐԴԱՐՅԱՆ

ԿՈՄԲԻՆԱՑԻՈՆ ՍԽԵՄԱՆԵՐԻ ՀՈՒՍԱԼԻՈՒԹՅԱՆ ԳՆԱՀԱՏՈՒՄԸ ՄԵԿԱԿ ՍԽԱԼՆԵՐԻ ՆԿԱՏՄԱՄԲ ՀԱՇՎԻ ԱՌՆԱՆ ՍԽԵՄԱՅԻ ԷԼԵՄԵՆՏՆԵՐԻ ԿԱՐԵԼՈՐՈՒԹՅՈՒՆԸ

Ա մ փ ո փ ո ւ մ

Տրվում է կոմբինացիոն սրամաբանական սխեմաների հուսալիություն գնահատելու մեթոդ, որը հիմնված է էլեկտրոնային հաշվիչ մեքենաների վրա թվային սխեմաների սրամաբանական մոդելավորման սկզբունքի վրա և հարմար՝ ինժեներական հաշվարկման համար։ Լուծվում է սխեմայում «նեղ» տեղերը գտնելու խնդիրը։

ЛИТЕРАТУРА

1. *Левин В. И.* Вероятностный анализ комбинационных схем и их надежность. «Изв. АН СССР. Техническая кибернетика», 1964, № 6.
2. *Левин В. И.* Анализ логических схем с высоконадежными элементами. «Автоматика и телемеханика», 1970, № 6.
3. *Цулукидзе Ю. Л., Агатиани Г. Г.* Оценка надежности комбинационных логических схем по отношению к одиночным сбоям. «Автоматика и вычислительная техника», 1968, № 6.
4. *Малюгин В. Д.* Один метод расчета надежности однотактных схем. В кн.: Вычислительные системы», 1964, вып. 13, Новосибирск, Изд. СО АН СССР.
5. *Мерекин Ю. В.* Решение задач вероятностного расчета однотактных схем методом ортогонализации. В кн. «Вычислительные системы», 1963, вып. 5.
6. *Мерекин Ю. В., Макаров С. В.* и др. Логико-вероятностные методы анализа струк-

гурной надежности. Отчет по теме А-XXII-1228 (Новосибирск, институт математики СО АН СССР).

7. *Лошков В. И., Былова Г. Г.* Логическое моделирование цифровых устройств. В сборнике «Применение вычислительных машин для проектирования цифровых устройств». Изд. «Советское радио», 1968.
8. *Матюхин Н. Я.* Автоматизация проектирования цифровых устройств. В том же сборнике.
9. *Сардарян Г. Г.* К вопросу определения «веса» блоков логических устройств. Тезисы докладов 20-ой научно-технической конференции ЕрПИ. Ереван, 1973, стр. 144—145.