

ВЫЧИСЛИТЕЛЬНАЯ ТЕХНИКА

А. В. НИКОЛАЕВ, Б. Л. ДОННЕР, П. М. ШАТАХЯН

РАЗРАБОТКА СИСТЕМЫ ТЕСТОВ ДЛЯ ВЫХОДНОГО КОНТРОЛЯ ИНТЕГРАЛЬНОЙ СХЕМЫ ТРИГГЕРА СТАТИСТИЧЕСКИМ МЕТОДОМ

Рассматривается система тестов для выходного контроля схемы триггера, описанного в [1] с импульсно-потенциальным управлением, работающего в статическом режиме, то есть без учета емкостей (рис. 1) Одним из устойчивых состояний триггера является случай,

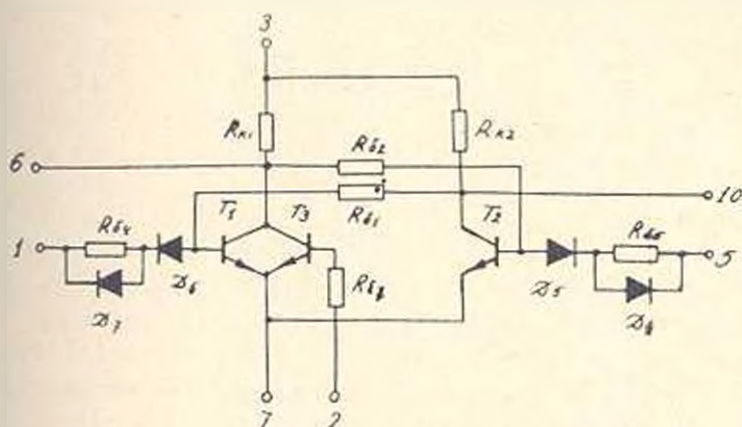


Рис. 1.

когда его правое плечо открыто, а левое—закрыто. Тогда с точки 10 должно сниматься низкое напряжение $U_{\text{низ}}$ — логический ноль, а с точки 6 — высокое напряжение $U_{\text{выс}}$ — логическую единицу. Такое состояние триггера поддерживается высоким уровнем потенциала на входе 5 и низким — на входах 1 и 2. Наличие диодов во входных цепях позволяет перебрасывать триггер из одного устойчивого состояния в другое, воздействуя на его входы только низким уровнем потенциала. Посредством же сбросового входа 2 триггером можно управлять и высоким уровнем потенциала.

Исходя из соображений, приведенных выше, а также учитывая особенности работы данной схемы триггера, можно составить следующую систему тестов, показанную в табл. 1.

Тест № 1. Проверяется выходное низкое напряжение схемы триггера, когда его правое плечо T_2 находится в закрытом состоянии, а левое T_1 , T_2 — в открытом. В точке 6 должно быть напряже-

№ тестов	Предмет измерения	Размерность	Последовательность тестов							Пределы измерений	
			точка 1	точка 2	точка 3	точка 5	точка 6	точка 7	точка 10	мин.	макс.
1	$U_{\text{вх}}$	в		$E_{\text{вх}}$	$E_{\text{вх}}$ мин			$E_{\text{вх}}$	$U_{\text{вх}}$ и мин		$U_{\text{вх}}$ макс
2	I_{10}	ма		$E_{\text{вх}}$	$E_{\text{вх}}$ мин	$U_{\text{вх}}$ макс		$E_{\text{вх}}$	$U_{\text{вх}}$ и мин	$I_{\text{нагр}}$	
3	$U_{\text{вх}}$	в		$U_{\text{вх}}$ макс	$E_{\text{вх}}$ мин		$U_{\text{вх}}$ мин	$E_{\text{вх}}$			$I_{\text{нагр}}$
4	I_0	ма	$U_{\text{вх}}$ макс	$U_{\text{вх}}$ макс	$E_{\text{вх}}$ мин		$U_{\text{вх}}$ мин	$E_{\text{вх}}$		$I_{\text{нагр}}$	
5	I_2	ма		$U_{\text{вх}}$ мин	$E_{\text{вх}}$ мин			$E_{\text{вх}}$	$U_{\text{вх}}$ макс		I_1
6	I_3	ма		$U_{\text{вх}}$ макс	$E_{\text{вх}}$ макс			$E_{\text{вх}}$	$U_{\text{вх}}$ мин		$I_{\text{обн}}$
7	I_2	ма		$U_{\text{вх}}$ макс	$E_{\text{вх}}$ макс			$E_{\text{вх}}$	$U_{\text{вх}}$ мин		$I_{\text{вз}}$ рас
8	I_3	ма		$E_{\text{вх}}$	$E_{\text{вх}}$ макс		$U_{\text{вх}}$ мин	$E_{\text{вх}}$			$I_{\text{обн}}$
9	I_{10}	ма			$E_{\text{вх}}$ макс		$E_{\text{вх}}$	$E_{\text{вх}}$	$U_{\text{вх}}$ макс		$I_{\text{вз}}$ рас
10	I_4	ма		$E_{\text{вх}}$	$E_{\text{вх}}$ макс		$U_{\text{вх}}$ макс	$E_{\text{вх}}$	$E_{\text{вх}}$		$I_{\text{вз}}$ рас

ние не выше $U_{\text{вх макс}}$ так как при подаче на нагрузку это напряжение суммируется с помехой по включению $\Delta U^{(1)}$. Полученное входное напряжение не должно превосходить некоторую величину $U_{\text{вх макс}}$, при которой схема еще может считаться закрытой. Наихудшей нагрузкой будет случай, когда на выходе открытой схемы нет нагрузки. Действительно, чем меньше параллельно соединенных входов-нагрузок, тем выше выходное напряжение. А входным током одной закрытой схемы, у которой огромное входное сопротивление, можно пренебречь. Потому измеряется напряжение непосредственно на выходе открытой схемы. Для получения на выходе 6 наибольшего выходного напряжения нужно, чтобы через $R_{\text{дт}}$ текли минимальные токи открытого плеча, для чего на вход одного из спаренных транзисторов подается уровень минимальной единицы, вход другого транзистора T_2 заземляется. Непосредственно на точку 10 можно подавать $U_{\text{вх мин}}$, так как одним из последующих тестов проверяется нагрузочная способность закрытого плеча триггера, потому, если схема годная, при любой нагрузке высокое выходное напряжение не может быть ниже $U_{\text{вх мин}}$. Последняя величина взята с учетом помехи по выключению $\Delta U^{(1)}$, то есть даже при максимальной помехе напряжение на входе T_1 будет не ниже $U_{\text{вх мин}}$ [2]:

$$U_{\text{вх мин}} = U_{\text{вх мин}} - \Delta U^{(1)}. \quad (1)$$

Для нахождения выходного напряжения насыщенного транзистора

стора используются параметры кусочно-линейной аппроксимации выходной характеристики транзистора $I_k = f(U_{кз})$ при $I_0 = \text{const}$ (рис. 2).

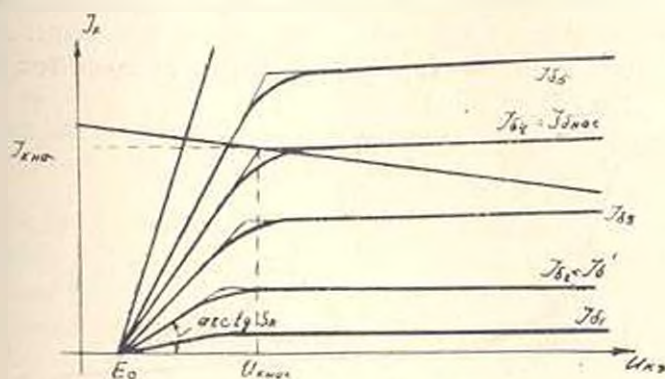


Рис. 2.

Здесь E_0 — пороговое напряжение на коллекторе, при котором коллекторный ток еще равен нулю, β_N^* — коэффициент передачи базового тока в схеме с общим эмиттером на границе насыщения при нормальном включении транзистора, S_k — величина проводимости аппроксимированного активного участка выходной характеристики транзистора при некотором входном токе $I_0 = I_0^*$. Характеристику S_k можно аппроксимировать прямыми

$$S_k = \begin{cases} \frac{I_0 S_k}{I_0} & \text{при } I_0 \leq I_0^* \\ \frac{I_0 S_k}{I_0^*} + a(I_0 - I_0^*), & \text{при } I_0 > I_0^* \end{cases} \quad (2)$$

Величина степени насыщения транзистора равна

$$S_1 = \frac{\beta_N^* I_{к1}}{I_{к \text{ нас}}}. \quad (3)$$

Базовый ток I_{01} без учета сдвига входных характеристик от насыщения [3] можно определить из входной характеристики транзистора, снятой для степени насыщения $S = 1$.

Коллекторный ток насыщения определяется из выходной характеристики $I_k = f(U_{кз})$ при $I_0 = \text{const}$ с помощью выражения

$$I_{к \text{ нас}} = \frac{E_{к \text{ нас}} - I_{к0} R_{к1} - E_{01}}{1 + R_{к1} S_{к1}} S_{к1}. \quad (4)$$

Обычно $R_k \gg 1/S_k$, тогда $I_{к \text{ нас}}$ без большой погрешности можно принять не зависящим от изменения $S_{к1}$, в противном случае следует вычислить $S_{к1}$ с помощью выражения (2) и только потом подставить его в (4).

После нахождения степени насыщения с помощью выражений (2)–(4) могут представиться два случая.

1°. $S_1 > 1$. Тогда необходимо учесть сдвиг входных характеристик, так как $U_{кз1}$ зависит от $S_{к1}$, а $S_{к1}$ в свою очередь — от I_0 .

От изменения степени насыщения S_n почти не меняется, изменяет свое значение только U_{00} . На рис. 3 показана зависимость U_0/U_{00} от S , меняющаяся во всем возможном диапазоне. Здесь U_0 — величина входного напряжения, при котором входной ток принимает-

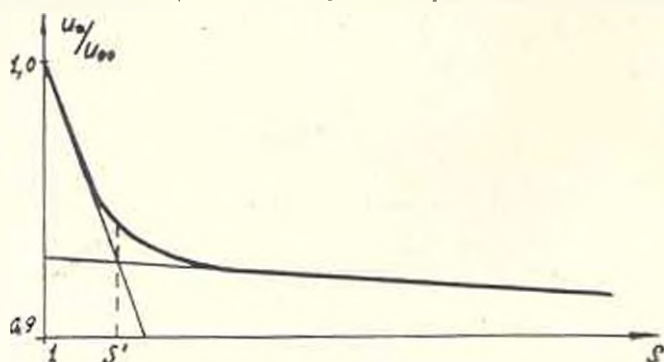


Рис. 3.

ся равным нулю для любой величины S . Эту характеристику можно аппроксимировать следующей прямой

$$U_0 = U_{00} \left(a - \frac{S_n - 1}{b} \right), \quad (5)$$

где S_n — величина степени насыщения, определенная без учета сдвига входных характеристик

$$\begin{aligned} a &= a_1, \quad b = b_1 && \text{при } S_n \leq S'; \\ a &= a_2, \quad b = b_2 && \text{при } S_n > S'. \end{aligned} \quad (6)$$

Здесь a_1, a_2, b_1, b_2, S' — экспериментально найденные параметры кусочно-линейной аппроксимации $U_0 = f(S)$, единицы для всех транзисторов, полученные по методу наименьших квадратов.

Тогда

$$I_{01} = \frac{U_{00} \left(a - \frac{S_1 - 1}{b} \right)}{r_{01} + R_{01}}, \quad (7)$$

$$S_{кр1} = \begin{cases} \frac{I_{01}}{I_0} S_{01} & \text{при } I_{01} \leq I_0 \\ \frac{I_0}{I_0} S_{01} + c(I_{01} - I_0) & \text{при } I_{01} > I_0. \end{cases} \quad (8)$$

Выходное напряжение открытой насыщенной части схемы определится из рис. 2 с помощью выражения

$$U_{вых11} = U_{вых10} = E_{01} + \frac{E_{к мин} - I_{к03} R_{03} - E_{01}}{1 + R_{01} S_{кр1}} \quad (9)$$

2°. $S_1 < 1$. Для определения $U_{вых10}$ можно использовать передаточную характеристику $I_k = f(U_{кз})$, снятую при $E_k = E_{к мин}$

$$I_{к1} = I_{к01} + \frac{U_{вых\ и\ мин} - U_{вых1}}{r_{к1}}. \quad (10)$$

$$U_{вых\ иб} = E_{к\ мин} - R_{к1} \left(I_{к01} + I_{к03} + \frac{U_{вых\ и\ мин} - U_{вых1}}{r_{к1}} \right). \quad (11)$$

В обоих случаях необходимо, чтобы удовлетворялось неравенство

$$U_{вых\ иб} \leq U_{вых\ и\ макс}. \quad (12)$$

Тест № 2. Проверяется нагрузочная способность триггера, когда его правое плечо закрыто. В этом случае с точки 10 должна сниматься необходимая выходная мощность, достаточная, чтобы преодолеть возможную помеху по включению и открыть схемы-нагрузки, — $U_{вых\ и\ мин} \cdot I_{нагр10}$. Вместо эквивалентного сопротивления в качестве нагрузки к выходу схемы можно подключать эквивалентный источник постоянной э.д.с. $E = U_{вых\ и\ мин}$ и потребовать, чтобы протекающий через него ток был не меньше $I_{нагр} = N \cdot I_{нх\ макс}$, где N — требуемая нагрузочная способность, $I_{нх\ макс}$ — максимальный ток, потребляемый входными цепями исследуемых схем. Для наилучшего случая нужно добиться максимального уровня логического нуля на базе транзистора T_2 , потому, наряду с тем, что на базу T_1 подается $U_{вых\ и\ мин}$, вход транзистора T_2 заземляется, а на вход 5 подается максимально возможный уровень логического нуля и помеха по включению. В этом случае входное напряжение и входной ток транзистора T_2 будут максимально возможными, выходное напряжение и нагрузочная способность — минимальными.

Выходное высокое напряжение — минимальный уровень логической единицы без нагрузки можно найти, используя аппроксимированную характеристику

$$U_{вых\ и2} = E_{к\ мин} - R_{к2} (I_{к02} + I_{вх1}). \quad (13)$$

В качестве входного напряжения на базе транзистора T_2 можно использовать величину $U_{вых\ иб}$, полученную в тесте № 1 из выражения (11). Тогда коллекторный ток закрытого транзистора T_2 окажется равным:

$$I_{к02} = \begin{cases} I_{к02} & \text{при } U_{вых\ иб} \leq U_{пхо2} \\ I_{к02} + \frac{U_{вых\ иб} - U_{пхо2}}{r_{к2}} & \text{при } U_{вых\ иб} > U_{пхо2} \end{cases} \quad (14)$$

$I_{вх1}$ — часть тока через $R_{к2}$, отвечающая на базу транзистора T_1 , определяемая из выражения (7).

При подключении к выходу правого плеча триггера источника э.д.с. $E = U_{вых\ и\ мин}$ ток через него будет равен

$$I_{вых10} = \frac{U_{вых\ и2} - U_{вых\ и\ мин}}{R_{к1}}. \quad (15)$$

Для получения на выходе необходимой мощности нужно, чтобы

$$U_{вых\ и\ мин} I_{нагр} \leq U_{вых\ и\ мин} I_{вых10} \quad (16)$$

или

$$I_{\text{вых II}} > I_{\text{нагр.}} \quad (17)$$

Тест № 3. Проверяется выходное низкое напряжение триггера, когда ее левое плечо находится в закрытом состоянии, а правое — в открытом. Условия наихудшего случая здесь аналогичны тем же, что и в тесте № 1, только на вход 2 подается напряжение $U_{\text{вх II макс}}$ для того, чтобы транзистор T_2 был возможно ближе к порогу открывания, его коллекторный ток будет максимальным для закрытого состояния, что приведет к еще большему снижению высокого выходного напряжения в точке 6. Тогда, если триггер работоспособный, будет соблюдаться неравенство

$$U_{\text{вых II 0}} < U_{\text{вх II макс.}}$$

Тест № 4. Проверяется нагрузочная способность триггера в том же состоянии, в котором он находился при реализации теста № 3. Наихудший случай и тестовый параметр $I_{\text{нагр.}}$ определяются аналогично тесту № 2. Здесь должно удовлетворяться неравенство

$$I_{\text{нагр.}} > I_{\text{нагр.}}$$

Тест № 5. Этим тестом отбраковывается триггер по максимальному входному току, то есть проверяется способность схемы служить нагрузкой. Действительно, нагрузочная способность оценивается по выходной мощности $U_{\text{вых в мин.}} I_{\text{нагр.}}$, точнее — по току через эквивалентный источник э.д.с. $E = U_{\text{вых в мин.}}$, подключенный к выходу закрытого плеча. Но, чтобы поддерживалось на выходе нагруженной схемы напряжение не ниже $U_{\text{вых в мин.}}$, необходимо, чтобы вся нагрузка потребляла ток не более $I_{\text{нагр.}}$, или чтобы каждая схема нагрузки в наихудшем случае потребляла ток не более $\frac{I_{\text{нагр.}}}{N}$ при приложении к нему

напряжения $U_{\text{вх в мин.}}$. Максимальный ток может протекать во входной сбросовой цепи, когда к точке 10 прилагается напряжение $U_{\text{вх II макс.}}$. В этом случае коллекторный ток насыщения транзистора T_1 получится минимальным, а насыщение, сдвиг входных характеристик и потребляемый ток — максимальными. При параллельно соединенных двух и более

сильно насыщенных транзисторах их общее коллекторное напряжение оказывается порядка E_a , то есть для каждого отдельного транзистора можно считать напряжение его коллекторного питания равным нулю. В таком случае транзистор можно заменить двумя диодами (рис. 4), причем характеристикой перехода база—коллектор может служить уже известная прямая ветвь диода. Для этого

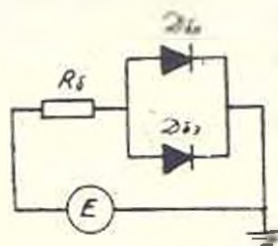


Рис. 4.

типа транзистора вследствие геометрических размеров его переходов всегда $U_{\text{вх}} > U_{\text{ш}}$. Тогда входной ток схемы определится из выражения

$$I_{\text{нз}} = \frac{U_{\text{вх в мин}}(r_{\text{бз}} + r_{\text{нз}}) - U_{\text{ббз}}r_{\text{нз}} - U_{\text{анз}}r_{\text{бз}}}{R_{\text{бз}}r_{\text{бз}} + R_{\text{бз}}r_{\text{нз}} + r_{\text{бз}}r_{\text{нз}}} \quad (18)$$

Для того, чтобы схема оказалась годной, необходимо удовлетворение неравенства

$$I_{\text{нз}} < I_{\text{с}} = \frac{I_{\text{сат}}}{N} \quad (19)$$

Тест № 6. Проверяется рассеиваемая мощность триггера, когда его левая сторона открыта, а правая закрыта. Наихудшего режима можно добиться, подавая на вход 2 (рис. 1) напряжение $U_{\text{вх в макс}}$, полностью нагружая правую сторону, то есть подсоединяя к точке 10 источник э.д.с. $E = U_{\text{вх в мин}}$. Отклонение величины коллекторного питания $E_{\text{к}}$ должно быть в большую сторону, так что к точке 3 подсоединяется источник э.д.с. $E_{\text{к}} = E_{\text{к макс}}$. Тогда через цепь $E_{\text{к}}$ будет течь максимально возможный ток. В точку 10 подается не $U_{\text{нз в макс}}$, а $U_{\text{вх в мин}}$ по той причине, что $R_{\text{к}} \gg \frac{1}{S_{\text{кр}}}$ и независимо от величины базового

тока насыщенного транзистора его коллекторный ток насыщения почти не меняется, в то же время через $R_{\text{кз}}$ в этом случае текут максимально возможные токи закрытой нагруженной схемы. Полная рассеиваемая мощность складывается из мощности, рассеиваемой в базовой цепи транзистора T_2 с одной стороны и в цепи питания — с другой.

$$P_{\text{рас}} = U_{\text{вх в макс}} I_{\text{нз3}} + E_{\text{к макс}} I_{\text{обнц}} \quad (20)$$

В этом тесте проверяется $I_{\text{обнц}}$, который равен

$$I_{\text{обнц}} = I_{\text{кв1}} + I_{\text{кв2}} \quad (21)$$

Так как напряжение в точке 6 при параллельно подсоединенных насыщенных транзисторах почти равно нулю, то

$$I_{\text{кв1}} = \frac{E_{\text{к макс}}}{R_{\text{н1}}} \quad (22)$$

Ток через $R_{\text{к2}}$ равен:

$$I_{\text{кв2}} = \frac{U_{\text{нх в мин}} I_{\text{вх в мин}}}{R_{\text{к2}}} \quad (23)$$

где

$$U_{\text{нх в мин}} = E_{\text{к макс}} - R_{\text{к2}}(I_{\text{кв1}} + I_{\text{кв2}}) \quad (24)$$

Ток $I_{\text{кв1}}$ можно найти аналогично $I_{\text{нз3}}$, используя выражение (18):

$$I_{\text{кв1}} = \frac{U_{\text{вх в мин}}(r_{\text{б1}} + r_{\text{н1}}) - U_{\text{бб1}}r_{\text{н1}} - U_{\text{ан1}}r_{\text{б1}}}{R_{\text{н1}}r_{\text{б1}} + R_{\text{б1}}r_{\text{н1}} + r_{\text{б1}}r_{\text{н1}}} \quad (25)$$

Суммарный ток $I_{\text{квц}}$ не должен превосходить некоторой величины

$$I_{\text{обнц}} < I_{\text{обнц1}}.$$

Тест № 7. Проверяется рассеиваемая мощность во входной цепи транзистора T_2 при тех же условиях, что и в тесте № 6. Должно соблюдаться неравенство

$$U_{вх \text{ и макс}} I_{вх3} \leq U_{вх \text{ и макс}} I_{вх \text{ рас}}$$

или

$$I_{вх3} \leq I_{вх \text{ рас}}$$

Здесь

$$I_{вх \text{ рас}} = \frac{P_{рас \text{ ил}} - E_{к \text{ макс}} I_{обн1}}{S_{вх \text{ и макс}}}, \quad (26)$$

$$I_{обн1} = \frac{U_{вх \text{ и макс}} (r_{б3} + r_{дн3}) - U_{об3} r_{дн3} - U_{вб3}}{R_{б1} r_{б3} + R_{б2} r_{дн3} + r_{обн3}}. \quad (27)$$

Тест № 8. Проверяется рассеиваемая мощность в случае, когда правое плечо триггера насыщено, а левое — закрыто и предельно нагружено. Наихудшие внешние условия аналогичны тесту № 6, только здесь вся мощность рассеивается в цепи $E_{к \text{ макс}}$ точка 3 — земля.

Величина тока в этой цепи должна удовлетворять условию

$$I_{обн1} \leq I_{обн2},$$

где

$$I_{обн2} = \frac{P_{рас \text{ ил}}}{E_{к \text{ макс}}}. \quad (28)$$

Тест № 9. Проверяется высокое выходное напряжение схемы на выходе 10 с точки зрения рассеиваемой мощности на входе нагрузки. Из выражения (26) видно, что напряжение на входе нагруженной схемы не должно превосходить $U_{вх \text{ и макс}}$, если по входной цепи нагрузки течет ток $I_{вх \text{ рас}}$. Наихудший случай нагрузки — это нагрузка из одной схемы, так как чем меньше количество параллельно подсоединенных схем в нагрузке, тем выше выходное напряжение. Нагрузку можно заменить эквивалентным генератором постоянной э.д.с. $E = U_{вх \text{ и макс}}$, подключенным к выходу 10 закрытого плеча схемы. Выход 6 заземляется для того, чтобы транзистор T_2 был в глубоком закрытом состоянии, вход транзистора T_3 также заземляется, чтобы насыщение, сдвиг и потребляемый входной ток транзистора T_1 были минимальными, что сделает напряжение на выходе 10 и ток через источник э.д.с., подключенный к этому выходу, максимальными.

Тогда ток, протекающий по источнику э.д.с. $E = U_{вх \text{ и макс}}$, будет равен току, который протекал бы по входной цепи наихудшей нагрузки, будь она подключена к выходу 10. В случае годности схемы этот ток не должен превышать величину $I_{вх \text{ рас}}$ (26):

$$I_{10} = \frac{U_{вх \text{ ил}} - U_{вх \text{ и макс}}}{R_{к2}} - I_{об1} \leq I_{вх \text{ рас}}, \quad (29)$$

где

$$U_{вх \text{ ил}} = E_{к \text{ макс}} - R_{к1} I_{обн1}. \quad (30)$$

Ток I_{d1} находится аналогично входному току транзистора T_1 в тесте № 1, только здесь на его вход подключается напряжение $U_{вх}$ и т.д., а не $U_{вх1}$ и т.д.

Тест № 10. Проверяется выходное напряжение схемы в точке 6 аналогично предыдущему тесту № 9.

Таким образом, полученные выражения связывают между собой входные и выходные напряжения и токи, вычисленные в наихудшем случае для каждого отдельного теста, с требуемыми качественными показателями, параметрами активных и пассивных компонентов данной интегральной схемы и тестовыми параметрами. В совокупности они составляют тестовую модель. Схема будет считаться годной, если ее входные и выходные напряжения и токи окажутся внутри области ограниченной тестовыми параметрами. Из бесконечного множества таких областей нужно найти такую, которая обеспечивала по возможности максимальный процент выхода годных схем. Это можно осуществить, используя статистический метод расчета схем. Для этого необходимо знать распределения электрических параметров активных и пассивных компонентов схем, так как вследствие несовершенства технологии производства всегда имеется разброс параметров. Далее по составленной тестовой модели можно рассчитывать схему триггера методом Монте-Карло и произвести оптимизацию, принимая за критерий оптимизации процент выхода годных схем, а за параметры оптимизации — сами тестовые параметры.

В ы в о д ы

1. Тестовыми параметрами являются граничные значения входных и выходных напряжений и токов схем.

2. Выражения, связывающие искомые напряжения и токи с требуемыми качественными показателями и электрическими параметрами компонентов интегральных схем, выводятся при наихудших внешних условиях работы проверяемой схемы, в то же время параметры активных и пассивных компонентов внутри схемы являются распределенными по какому-то статистическому закону.

3. В качестве критерия оптимизации при нахождении оптимальных тестовых параметров необходимо использовать процент выхода годных схем, непосредственно связанный с производством.

4. По указанному принципу можно составить систему тестов для выходного контроля любых других видов интегральных схем, работающих в статическом режиме.

Поступило 4.1.1969.

Ա. Վ. ՆԿՈՒԱՅԵՎ, Բ. Լ. ԴՈՆՆԵՐ, Պ. Մ. ՇՈՏԱՆՅԱՆ

ՏԵՍՏԵՐԻ ՄԵՍՏԵՐԻ ՄՇԱԿՈՒՄ՝ ՎԵՃԱԿԱԳՐԱԿԱՆ ՄԵԹՈԴՈՎ ՏՐԻԳԵՐԻ ԻՆՏԵԳՐԱԿԱՆ ՈՒՆԵՄԱՅԻ ԹՈՂԱՐԿՄԱՆ ԱՏՈՒԻՈՒՄ ԿԱՏԱՐԵԼՈՒ ՀԱՐԱՐ

Ա. մ. փ. ո. փ. ո. մ.

Քերպած է վիճակագրական մեթոդների միջոցով տրիգերի ինտեգրալ սխեմայի թաղանթման ասուղում կատարելու համար սխեմների սխեմների հաշվարկի մեթոդիկայի համառոտ նկարագրությունը: Տրված է ստատիկ սխեմում տրիգերի սխեմայի տեսության մոդելի կառուցման սխեմա, որում մուտքի և ելքի շարժումներն ու հոսանքներն արտահայտված են սխեմայի արտահայտված շարժանքներին ներկայացվող պահանջներից անմիջականապես կախված սխեմային պարամետրների և ինտեգրալ սխեմայի ակտիվ ու պասսիվ կոմպոնենտների պարամետրների միջոցով:

Л И Т Е Р А Т У Р А

1. Малин Б. В., Трутко А. Ф. Кремниевые интегральные схемы. Сб. „Микроэлектроника“, под общей ред. Ф. В. Лукина, М., 1967.
2. Лоу А. Физическая реализации цифровых логических схем. „Микромошная электроника“, под ред. Е. И. Гальперина, М., 1967.
3. Николаев А. В., Паратов Г. М. О некоторых вопросах контроля параметров элементов, рассчитанных статистическим методом. Тр. МИЭМ, вып. 2, М.—Л., 1966.