

Մ.Կ. ՄԱՐՏԻՐՈՍՅԱՆ

ՊԱՐԱՄԵՏՐԱՑՎԱԾ ԲԶԻՋՆԵՐԻ ԿԻՐԱՌՄԱՍԲ ԻՆՏԵԳՐԱԼ ՄԵԽԱՆԵՐԻ
ՖԻԶԻԿԱԿԱՆ ՆԱԽԱԳԾՈՒՄԸ

Ներկայացված է եռաչափ փականով տրանզիստորների (ԵՓՏ), ռեզիստորների և դիոդների պարամետրացված բջիջների մշակումը python API միջոցով, ինչպես նաև այդ բջիջների կիրառմամբ անալոգային սխեմաների նախագծումը:

Առանցքային բառեր. պարամետրացված համակարգ, եռաչափ տրանզիստոր, python, անալոգային սխեմաներ, ֆիզիկական նախագիծ:

Ներածություն: Պարզագույն թվային բջիջները՝ տրանզիստորները, իրենց տարատեսակներով, ռեզիստորը, դիոդը և այլն, ինչպես նաև անալոգային ինտեգրալ սխեմաները (ԻՍ) մինչ այժմ նախագծվում են «մասնագիտացված նախագծման երթուղու» [1] միջոցով, որում նախագծման ընթացքը կատարվում է մի շարք քայլերի հաջորդականությամբ, և որպես արդյունք ստացվում է տոպոլոգիան: Սակայն այդ սխեմաների արդյունավետ աշխատանքը խիստ կախված է ֆիզիկական նախագծերի սիմետրիկությունից [2], որը հնարավոր է ստանալ մի շարք մեթոդների կիրառմամբ: Ակնհայտ է, որ միևնույն տեսակի պարզագույն բջիջները միմյանցից տարբերվում են իրենց պարամետրերի տարբեր արժեքներով: Այդ տրանզիստորները համեմատելով կարելի է տեսնել, որ միմյանցից տարբերվում են հոսքուղիների երկարությունների և լայնությունների չափերով: Այդտեղից էլ առաջացել է պարամետրացված տարրի գաղափարը, այսինքն՝ ստեղծել որևէ տարրի տոպոլոգիան այնպես, որ վերջինս հնարավոր լինի գեներացնել պարամետրերի տարբեր արժեքների դեպքում: Այս տեսակի լուծում տալը կհեշտացնի նախագծողի աշխատանքը և, միաժամանակ, թույլ կտա կարճ ժամանակում գեներացնել սիմետրիկ տոպոլոգիաները:

[3,4] աշխատանքներում համապատասխանաբար ներկայացված են ինդուկտիվ տարրի և օղակաձև գեներատորի պարամետրացված համակարգի մշակումներ: [5-6] աշխատանքներում ներկայացված մոտեցումները հնարավորություն են տալիս ավտոմատացված մեթոդների կիրառմամբ կատարել ամբողջական սխեմաների ֆիզիկական սինթեզը, սակայն առանձին տարրերի պարամետրացման և օգտագործման հնարավորություն չեն տալիս:

Աշխատանքի կատարման ընթացքում մշակվել են տրանզիստորների, դիմադրությունների և դիոդների պարամետրացված համակարգեր: Ստեղծված

տարրերն օգտագործվել են մի շարք թվային և թվա-անալոգային հանգույցների ֆիզիկական նախագծման գործընթացում:

Մշակման գործընթացը: Տրանզիստորի պարամետրացված տարրը հնարավոր է գեներացնել ֆիների քանակի և հոսքուղու երկարության տարբեր արժեքների դեպքում: Այդ տեսակի բջիջների մշակման ընթացքում օգտագործվում են «Python API»-ի [7] տրամադրած մեծ քանակությամբ կլասները:

Պարամետրացված տարրերի մշակման գործընթացը կատարվում է երեք հիմնական փուլերի հաջորդականությամբ՝ պարամետրերի հայտարարում, մշակում և տոպոլոգիայի գեներացում: Սակայն, նախքան պարամետրացված բջիջի մշակումը՝ անհրաժեշտ է ունենալ տվյալ տեխնոլոգիայի համար նախագծման կանոնները: Այս դեպքում որպես տեխնոլոգիա ընտրվել է 14 նմ եռաչափ տեխնոլոգիան, որտեղից էլ վերցվել են նախագծման կանոնները [8]: Այդ արժեքների մի մասը ներկայացված է աղ. 1-ում:

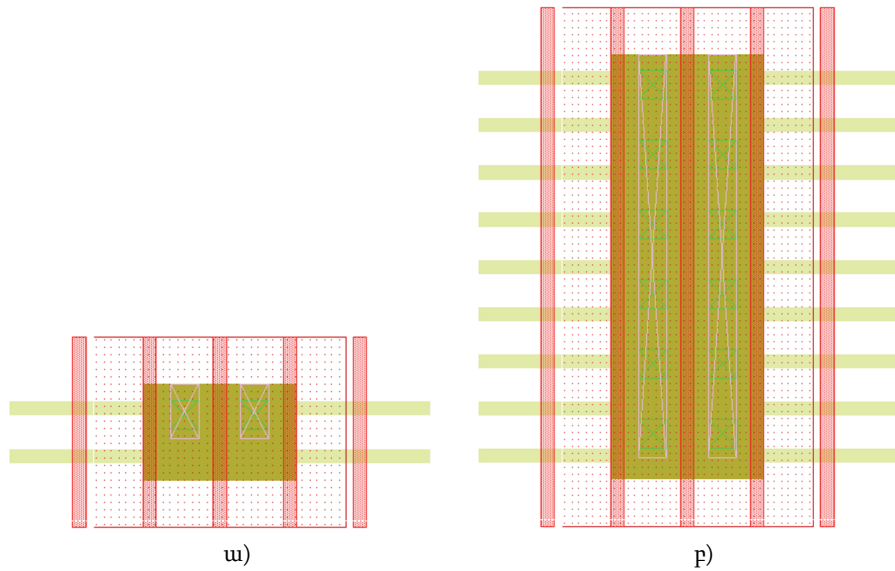
Աղյուսակ 1

Նախագծման կանոնները

Պարամետր	Արժեք (մկմ)	Բացատրություն
M _{1.w.1}	0,034	Մետաղական առաջին մակարդակի նվազագույն երկարությունը
M _{1.s.1}	0,026	Մետաղների միջև նվազագույն հեռավորությունը
M _{2.w.1}	0,034	Մետաղական երկրորդ մակարդակի նվազագույն երկարությունը
DIFF _{w.1}	0,044	Դիֆուզիայի նվազագույն հաստությունը
□□□	□□□	□□□
PO _{w.1}	0,014	Փականի նվազագույն լայնությունը

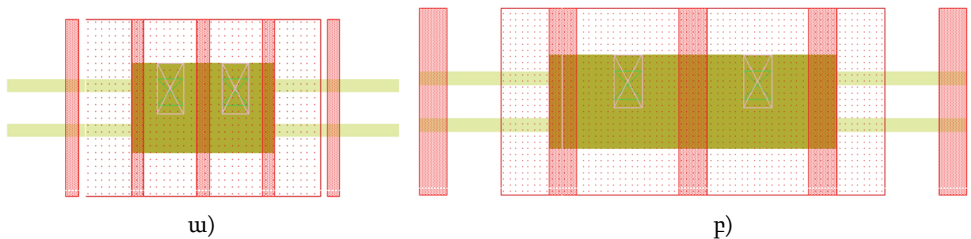
Նշված նախագծման կանոնները տրվել են ծրագրի մուտքին տեքստային ֆայլի միջոցով, որի գրելաձևը հնարավորություն է տալիս տվյալ կոդը աշխատեցնել այլ տեխնոլոգիայի դեպքում նույնպես: Այսինքն, կարելի է փոխել տեքստային ֆայլում գրված արժեքները և ծրագրի մեջ շատ թե քիչ փոփոխություններ կատարելով՝ ստանալ պարամետրացված համակարգեր այլ տեխնոլոգիաների դեպքում:

Ստացված արդյունքները: Նկ. 1 ա և բ-ում ցույց են տրված տրանզիստորի պարամետրացված տեսքերը: Այստեղ որպես պարամետր վերցված են ֆիների տարբեր քանակները:



Նկ. 1. Տրանզիստորի պարամետրացված տեսքը՝ ֆիների տարբեր քանակների դեպքում.
 $w - 2, p - 9$

Նկ. 2 ա, բ-ում ցույց են տրված տրանզիստորի պարամետրացված տեսքերը, որտեղ որպես պարամետր ծառայել է հոսքուղու երկարությունը:



Նկ. 2. Տրանզիստորի պարամետրացված տեսքերը՝ հոսքուղու երկարության տարբեր արժեքների դեպքում $w - 0,014$ մկմ, $p - 0,03$ մկմ

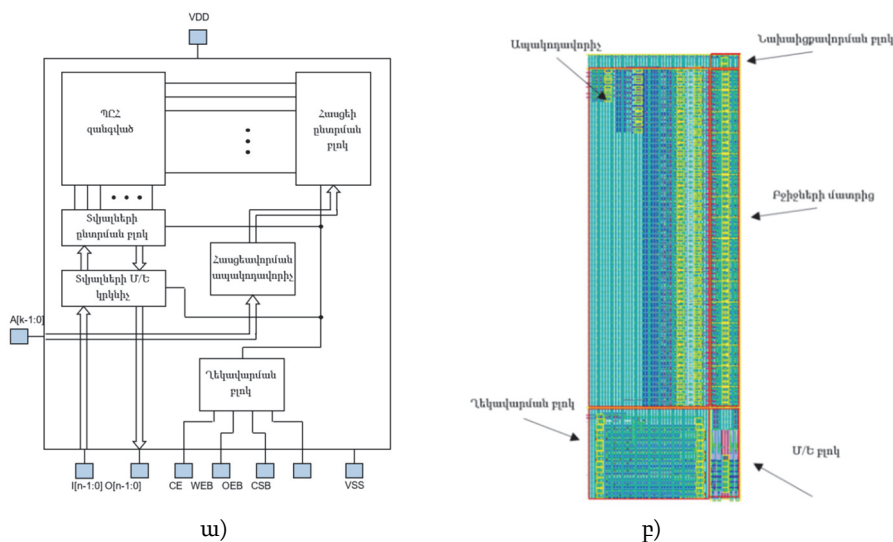
Աղ. 2- ում բերված է մշակված պարամետրացված բջիջների ամբողջական ցանկը:

Պարամետրացված համակարգերն օգտագործվել են մեկհանգուցանի, երկհանգուցանի, ցածր էներգասպառմամբ ստատիկ կամայական ընտրությամբ հիշասարքերի (ՄԿՀ) և մի շարք մուտք-ելք (Մ/Ե) հանգույցների նախագծման ընթացքում:

Մշակված պարամետրացված բջիջների ցանկը

Բջջի նշանակումը	Նկարագրությունը
n08	n տեսակի տրանզիստոր
p08	p տեսակի տրանզիստոր
n08_hvt	բարձր շեմային լարումով n տեսակի տրանզիստոր
p08_hvt	բարձր շեմային լարումով p տեսակի տրանզիստոր
n08_lvt	ցածր շեմային լարումով n տեսակի տրանզիստոր
p08_lvt	ցածր շեմային լարումով p տեսակի տրանզիստոր
n08_lvt	գերցածր շեմային լարումով n տեսակի տրանզիստոր
p08_lvt	գերցածր շեմային լարումով p տեսակի տրանզիստոր
p18	հաստ օքսիդով p տեսակի տրանզիստոր
n18	հաստ օքսիդով n տեսակի տրանզիստոր
pd	դիոդ
res	դիմադրություն
bnrp	բոք տրանզիստոր
bnrn	որո տրանզիստոր
co	կոնտակտ
nb	հարթակ n տեսակի տրանզիստորի համար
pb	հարթակ p տեսակի տրանզիստորի համար

Նկ. 3 ա-ում ցույց է տրված ՄԿԸՀ-ի կառուցվածքը [9], որի տոպոլոգիայի նախագծման ընթացքում օգտագործվել են եռաչափ տեխնոլոգիայով ստեղծված p և n տեսակի տրանզիստորների, դիոդների, կոնտակտների և հարթակների պարամետրացված համակարգերը: Մշակված տոպոլոգիան բերված է նկ. 3 բ-ում:



Նկ. 3. Մեկհանգուցանի ՄԿԸՀ՝ ա - ՄԿԸՀ-ի սխեման, բ - ՄԿԸՀ-ի տոպոլոգիան

Աղ. 3 ում բերված է մշակված տոպոլոգիաների ցանկը:

Աղյուսակ 3

Մշակված տոպոլոգիաները

Բջջի անվանումը	Բառի երկարությունը	Կարգայնությունը
SRAM1RW4x4	4	4
SRAM1RW4x8	4	8
...	-	-
SRAM1RW8x4	8	4
...	-	-
SRAM1RW512x128	512	128

Ընդհանուր հաշվով նախագծվել են մոտ 120 տարբեր հիշասարքեր, այդ թվում՝ նաև ցածր էներգասպառմամբ, ինչպես նաև 40 Մ/Ե հանգույցներ:

Եզրակացություն: Մշակվել են տրանզիստորների, ռեզիստորների և դիմադրությունների պարամետրացված համակարգերը եռաչափ տեխնոլոգիայի դեպքում: Պարամետրացված տարրերն օգտագործվել են շուրջ 120 ՄԿԸՀ և 40 Մ/Ե հանգույցների նախագծման գործընթացում:

ԳՐԱԿԱՆՈՒԹՅԱՆ ՑԱՆԿ

1. **Սովսիսյան Վ.Մ.** Թվային համակարգերի տրամաբանական նախագծում/ ՀՊՃՀ.-Եր.: Ճարտարագետ, 2012.-284 էջ:
2. **Nashaat I., Dessouky M., Said H.** Optimally matched current mirror layout pattern generation using genetic optimization // 28th International Conference on Microelectronics (ICM), 17-20 Dec.- Giza, Egypt, 2016□ -P. 98-101.
3. **Tayenjam S., Rao Vanukuru V.N., Kumaravel S.** A PCell design methodology for automatic layout generation of spiral inductor using skill script // International conference on Microelectronic Devices, Circuits and Systems (ICMDCS), 10-12 Aug. 2017.- Vellore, India, 2017.
4. **Jia Ch., Ganbing Sh.** New Pcell based ring oscillator layout auto-generation method and application in advanced SPICE model verification // China Semiconductor Technology International Conference, 15-16 March 2015.- Shanghai, China, 2015.
5. **Martins R., Lourenco N. Norta N.,** LAYGEN II - Automatic Layout Generation of Analog Integrated Circuits // IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems□ - 16 october 2013□
6. **Zhang L., Kleine U., Yingtao J.** An automated design tool for analog layouts // IEEE Transactions on Very Large Scale Integration (VLSI) Systems.- 31 July 2006.
7. **Conlan C.** The Blender Python API: Precision 3D Modeling and Add-on Development.- June 14, 2017.

8. **Melikyan V., Martirosyan M., Melikyan A., Piliposyan G.** 14nm Educational Design Kit: Capabilities, Deployment and Future // Small Systems Simulation Symposium, 12th-14th February, 2018.- Niš, Serbia, 2018.-P. 37-41.
9. **Ishibashi K., Osada K.** Low Power and Reliable SRAM Memory Cell and Array Design - June 2008.

Հայաստանի ազգային պոլիտեխնիկական համալսարան: Նյութը ներկայացվել է խմբագրություն 10.03.2020:

М.К. МАРТИРОСЯН

ФИЗИЧЕСКОЕ ПРОЕКТИРОВАНИЕ ИНТЕГРАЛЬНЫХ СХЕМ С ИСПОЛЬЗОВАНИЕМ ПАРАМЕТРИЗОВАННЫХ ЯЧЕЕК

Представлена разработка параметризованных ячеек транзисторов с трехмерным затвором резисторов и диодов с помощью python API, а также проведено проектирование аналоговых схем с использованием этих параметризованных ячеек.

Ключевые слова: параметризованная система, трехмерный транзистор, python, аналоговые схемы, физическое проектирование.

M.K. MARTIROSYAN

THE PHYSICAL DESIGN OF INTEGRATED CIRCUITS USING PARAMETERIZED CELLS

The development of a parameterized FinFET transistor, diode and resistor cells using Python API is presented. The development of analog circuits using those parameterized cells is carried out.

Keywords: parametrized system, FinFET, python, analog circuits, physical design.