И. Д. ЗАСЛАВСКИЙ

# ЛОГИЧЕСКИЕ СЕТИ И МОНОЦИКЛИЧЕСКИЕ СХЕМЫ

В статье рассматривается аппарат логических сетей ([1], [2]) и строится равносильный ему, но в некоторых отношениях более удобный аппарат моноциклических схем. Будет установлена возможность взаимного моделирования логических сетей и моноциклических схем над любыми полными относительно суперпозиции базисами булевых функций; при этом будут установлены линейные оценки сложности моделирующей сети или схемы в зависимости от сложности моделируемой сети или схемы. Указанные утверждения будут установлены для понятий моделирования, связанных с воспроизведением как конечных, так и бесконечных процессов работы моделируемой схемы.

В качестве одного из приложений рассматриваемого подхода устанавливается теорема об универсальной логической сети, являющаяся обобщением аналогичной теоремы из [2] для случая произвольного базиса булевых функций, полного относительно суперпозиции.

Формулировки основных теорем этой статьи были опубликованы в [3]. Термин «моноциклическая схема» употребляется в этой статье в таком же смысле, как термин «итерационная схема» в [3].

Сформулируем определения, необходимые для дальнейшего.

*Логической сетью* над базисом $(f_1, f_2, \dots, f_m)$, где $f_i$ при $1 \leqslant i \leqslant m$ суть булевы функции, будем называть произвольный конечный ориентированный граф $G$, в котором каждой вершине $x$ сопоставлены:

1) булева функция $f_i$, где $1 \leqslant i \leqslant m$, такая, что ее размерность $k$ совпадает с числом ребер, входящих в $x$;

2) нумерация ребер, входящих в $x$, посредством натуральных чисел от 1 до $k$; кроме того, считаем, что в $G$ выделена какая-либо вершина $x_0$, именуемая „стоп-вершиной“. *Состоянием* логической сети $S$, построенной на основе графа $G$, будем называть всякую функцию $\varphi$, сопоставляющую каждой вершине $x$ графа $G$ число 0 или 1; значение $\varphi(x)$ будем называть *состоянием* вершины $x$ в $\varphi$.

Состояние $\varphi$ сети $S$ называем *заключительным*, если $\varphi(x_0) = 1$, и незаключительным — в противном случае. Для всякого незаключительного состояния $\varphi$ непосредственно следующее состояние $\varphi'$ определяется естественным образом: $\varphi'(x)$ для каждой вершины $x$ есть $f_i(\varphi(x_1), \varphi(x_2), \dots, \varphi(x_k))$, где $f_i$ — булева функция, сопоставленная вершине $x$; $x_1, x_2, \ldots, x_k$ — вершины, из которых исходят ребра, входящие в $x$ и взятые в порядке фиксированной нумерации ребер. Процесс работы сети, исходя из состояния $\varphi$, определяется как последовательность $\varphi_0, \varphi_1, \ldots$, где $\varphi_0 = \varphi$, $\varphi_{i+1} = \varphi_i'$ при всех $i$, для которых определено $\varphi_i'$; если $\varphi_t$ — заключительное состояние, то $\varphi_{t+1}$ не определено, и процесс есть конечная последовательность $\varphi_0, \varphi_1, \ldots, \varphi_t$.

*Сложностью* логической сети будем называть количество вершин в графе, на основе которого она построена.

Логическая сеть без стоп-вершины определяется таким же образом, как выше, но без фиксации стоп-вершины и без введения понятия заключительного состояния. Все состояния такой сети незаключительные, и процесс работы ее, исходя из всякого состояния, бесконечен.

*Моноциклической схемой* размерности $n$ над булевым базисом $(f_1, f_2, \ldots, f_m)$ будем называть схему из функциональных элементов $f_1, f_2, \ldots, f_m$ с $n$ входами и $n+1$ выходом [4]. Булев оператор, реализуемый этой схемой из функциональных элементов, обозначим через $F$.

Будем считать, что всякий выход моноциклической схемы отождествлен с некоторым ее функциональным элементом (т. е. ни один выход не отождествлен со входом). Состоянием моноциклической схемы размерности $n$ будем называть всякий $n$-мерный булев вектор. Будем пользоваться следующими обозначениями: если $\varphi = (\xi_1, \xi_2, \ldots, \xi_n)$ — некоторый вектор, то $[\varphi]_i$ при $1 \leqslant i \leqslant n$ и $[\varphi]_i^k$ при $0 \leqslant i \leqslant i + k \leqslant n$ обозначают, соответственно, элемент $\xi_i$ и вектор $(\xi_{i+1}, \xi_{i+2}, \ldots, \xi_{i+k})$. Процесс работы схемы $S$ размерности $n$, исходя из булева вектора $\varphi$ размерности $n$, определяется как последовательность $\varphi_0, \varphi_1, \ldots$, где $\varphi_0 = \varphi$, $\varphi_{i+1} = [F(\varphi_i)]_0^n$; если процесс конечен, то он заканчивается вектором $\varphi_t$, где $t$ есть минимальный индекс, удовлетворяющий условию $[\varphi_t]_{n+1} = 1$; процесс бесконечен, если такого не существует.

*Сложностью* моноциклической схемы будем называть количество функциональных элементов в ней.

Определим теперь отношение «управляющая система $U$ моделирует работу управляющей системы $V$» (или кратко, «$U$ моделирует $V$»), где под управляющей системой может пониматься как логическая сеть (со стоп-вершиной или без таковой), так и моноциклическая схема. Под компонентой управляющей системы будем понимать вершину в случае логической сети и булеву переменную, имеющую индекс от 1 до $n$, в случае моноциклической схемы размерности $n$; значением компоненты будем называть состояние вершины в случае логической сети и значение булевой переменной в случае моноциклической схемы. Тогда состояние управляющей системы может пониматься во всех случаях как набор состояний всех ее компонент. Будем говорить, что управляющая система $U$ с компонентами $x_1, x_2, \ldots, x_n$ *моделирует* управляющую систему $V$ с компонентами $y_1, y_2, \ldots, y_m$, если $m \leqslant n$ и существуют:

разбиение системы индексов $(1, 2, \ldots n)$ на две непересекающиеся системы ($i_1, i_2, \ldots, i_m$ и $j_1, j_2, \ldots, j_{n-m}$) и набор $(\Theta_1, \Theta_2, \ldots, \Theta_{n-m})$ состояний компонент $x_{j_1}, x_{j_2}, \ldots, x_{j_{n-m}}$ управляющей системы $U$, такие, что для любого состояния $\psi$ системы $V$ оказывается: если $\varphi$ — такое состояние системы $U$, в котором компоненты $x_{j_1}, x_{j_2}, \ldots, x_{j_{n-m}}$ имеют состояния соответственно, $\theta_1, \theta_2, \ldots, \theta_{n-m}$, а компоненты $x_{i_1}, x_{i_2}, \ldots, x_{i_m}$ имеют состояния $\psi(y_1), \psi(y_2), \ldots, \psi(y_m)$, и если $\varphi^{(0)}, \varphi^{(1)}, \ldots$, и $\psi^{(0)}, \varphi^{(1)}, \ldots$ суть процессы работы систем $U$ и $V$, построенные соответственно исходя из состояний $\varphi^{(0)} = \varphi$ и $\psi^{(0)} = \psi$, то эти процессы либо оба бесконечны, либо оба конечны, и существуют такие натуральные числа $k$ и $l$, что для любого натурального $i > 0$ состояние $\varphi^{(k+l\cdot i)}$ определено в том и только в том случае, когда определено $\psi^{(i)}$, и значения компонент $x_{i_1}, x_{i_2}, \ldots, x_{i_m}$ в состоянии $\varphi^{(k+l\cdot i)}$, если оно существует, соответственно равны значениям компонент $y_1, y_2, \ldots, y_m$ в состоянии $\psi^{(i)}$, и кроме того, если оба процесса $\varphi^{(0)}, \varphi^{(1)}, \ldots$ и $\psi^{(0)}, \psi^{(1)}, \ldots$ конечны, то значения компонент $x_{i_1}, x_{i_2}, \ldots, x_{i_m}$ в заключительном состоянии процесса $\varphi^{(0)}, \varphi^{(1)}, \ldots$ соответственно равны значениям компонент $y_1, y_2, \ldots, y_m$ в заключительном состоянии процесса $\psi^{(0)}, \psi^{(1)}, \ldots$. Приведенное определение аналогично определению Я. М. Барздиня [5] и отличается от него тем, что наряду с бесконечными процессами работы в рассмотрение введены также и конечные процессы работы.

Натуральные числа $k$ и $l$, фигурирующие в определении моделирования, будем называть соответственно *временем настройки* и *основным периодом* при моделировании работы управляющей системы $V$ посредством управляющей системы $U$.

*Глубиной* схемы из функциональных элементов будем, как обычно, называть максимальное число ориентированных ребер в направленных путях, соединяющих входы схемы с ее выходами. Глубину всякой логической сети условимся считать равной 1.

Теорема I. *Пусть $(f_1, f_2, \ldots, f_n)$ и $(g_1, g_2, \ldots, g_m)$ два булевых базиса, причем базис $(g_1, g_2, \ldots, g_m)$ является полным относительно суперпозиции. Пусть $\Xi_1$ и $\Xi_2$-классы управляющих систем, над базисами, соответственно $(f_1, f_2, \ldots, f_n)$ и $(g_1, g_2, \ldots, g_m)$, такие, что класс $\Xi_1$ есть класс логических сетей со стоп-вершиной, или класс логических сетей без стоп-вершины, или же класс моноциклических схем; класс $\Xi_2$ есть класс логических сетей со стоп-вершиной или же класс моноциклических схем. Тогда существуют константы $C$ и $D$ такие, что при любом $n$ всякая управляющая система $U \in \Xi_1$ сложности $\leqslant n$ моделируется некоторой управляющей системой $V \in \Xi_2$ сложности $\leqslant C \cdot n + D$, причем время настройки и основной период не превосходит $C \cdot N + D$, где $N$ есть глубина схемы $U$.*

Доказательство. Предположим сначала, что $\Xi_2$ есть класс моноциклических схем. Тогда, если $\Xi_1$ есть также класс моноциклических схем, то схема $V$, моделирующая заданную схему $U$, строится посредством подстановки, заключающейся в том, что в $U$ вместо каждого функционального элемента $U$ подставляется реализующая его схема в базисе $(g_1, g_2, \ldots, g_m)$.

Если $\Xi_1$ есть класс логических сетей со стоп-вершиной, то моноциклическая схема $V$, моделирующая заданную логическую сеть $U$ с $q$ вершинами в базисе $(f_1, f_2, \ldots, f_n)$, строится посредством параллельного соединения $q+1$ схем $F_1, F_2, \ldots, F_{q+1}$ из функциональных элементов с общими входами $x_1, x_2, \ldots, x_q$ в базисе $(q_1, q_2, \ldots, q_m)$, где каждая из схем $F_i$ при $1 \leqslant i \leqslant q$ соответствует $i$-й вершине схемы, а именно, реализует булеву функцию $f_j$, сопоставленную этой вершине в сети, и зависит от входов $x_{k_1}, x_{k_2}, \ldots, x_{k_l}$, соответствующих всем вершинам, из которых исходят ребра, входящие в $i$-ю вершину; схема $F_{q+1}$ совпадает со схемой $F_l$, соответствующей стоп-вершине. Если $\Xi_1$ есть класс логических сетей без стоп-вершины, то схема $V$, моделирующая заданную логическую сеть $U$, строится в точности так же как в предыдущем случае, с той лишь разницей, что в роли $F_{q+1}$ берется схема из функциональных элементов, реализующая константу 0. Линейные оценки для сложности получаемых схем, а также для времени настройки и основного периода моделирования, получаются очевидным образом.

Пусть теперь $\Xi_2$ есть класс логических сетей со стоп-вершиной. Достаточно доказать требуемое утверждение для того случая, когда $\Xi_1$ есть класс моноциклических схем над базисом $(f_1, f_2, \ldots, f_n)$. В самом деле: если в этом частном случае утверждение теоремы справедливо, то для моделирования логической сети $U$ (со стоп-вершиной или без нее) над базисом $(f_1, f_2, \ldots, f_n)$ посредством логической сети $V$ со стоп-вершиной над базисом $(g_1, g_2, \ldots, g_m)$ достаточно вначале на основании установленных выше утверждений построить моноциклическую схему $U'$ над базисом $(g_1, g_2, \ldots, g_m)$, моделирующую $U$, а затем воспользоваться указанным частным случаем теоремы.

Таким образом, для доказательства теоремы остается рассмотреть ее указанный частный случай; этому посвящена остальная часть доказательства.

Введем некоторые вспомогательные понятия. Логической *полусетью со свободными входами* $x_1, x_2, \ldots, x_k$ над базисом $(f_1, f_2, \ldots, f_n)$ (или просто *полусетью*) будем называть конечный ориентированный граф, в котором $x_1, x_2, \ldots, x_k$ суть некоторые из его вершин, причем для вершин, отличных от $x_1, x_2, \ldots, x_k$, выполняются такие же условия, как для вершин логической сети (без стоп-вершины), а в вершины $x_1, x_2, \ldots, x_k$ не входит ни одно ребро. Понятие сети рассматривается как частный случай понятия полусети при $k=0$. Состояние полусети и процесс ее работы определяются таким же образом, как для логической сети без стоп-вершины (в частности, свободным входам $x_1, x_2, \dots, x_k$ также приписываются состояния 0 и 1, и эти состояния не изменяются в процессе работы полусети). Если в процессе работы полусети, исходя из некоторого начального состояния, состояние полусети, начиная с некоторого такта, постоянно, то мы будем говорить, что процесс работы полусети *стабилизируется*, исходя из заданного начального состояния. Полусеть с выходами определяется как полусеть, в которой выделены несколько вершин, именуемых выходами или выходными вершинами. Будем говорить, что заданная полусеть $S$ с одним выходом и свободными входами $x_1, x_2, \dots, x_k$ *условно реализует* $k$-местную булеву функцию $f$ в течение $d$ тактов, если существуют такие фиксированные начальные состояния ее вершин, отличных от $x_1, x_2, \dots, x_k$, что для любого булева вектора $(\xi_1, \xi_2, \dots, \xi_k)$ оказывается: если построить начальное состояние полусети $S$, в котором вершинам $x_1, x_2, \dots, x_k$ приписаны состояния $\xi_1, \xi_2, \dots, \xi_k$, а остальным вершинам—указанные выше фиксированные начальные состояния, то процесс работы полусети, исходя из указанного начального состояния, после $d$ тактов стабилизируется, и состояние выходной вершины после стабилизации есть $f(\xi_1, \xi_2, \dots, \xi_k)$.

Пусть теперь $U$—моноциклическая схема в базисе $(f_1, f_2, \dots, f_n)$. Рассматривая $U$ как схему из функциональных элементов с $r$ входами и $r+1$ выходом, построим эквивалентную ей в этом качестве схему $U^*$ в базисе $(g_1, g_2, \dots, g_m)$ посредством подстановки вместо каждого элемента $f_j$ схемы, реализующей булеву функцию $f_j$ в базисе $(g_1, g_2, \dots, g_m)$. Глубину схемы $U^*$ обозначим через $N^*$. Будем рассматривать $U^*$ как полусеть с $r$ свободными входами, составляющую часть будущей логической сети $V$ со стоп-вершиной, моделирующей схему $U$. Будем строить далее полусеть $W$, свободные входы которой будут в дальнейшем отождествляться с выходными вершинами полусети $U^*$, а выходы—со свободными входами полусети $U^*$; при этом полусеть $W$ будет работать следующим образом: после поступления очередной группы входных сигналов на входные каналы полусети $U^*$ полусеть $W$ блокирует входные каналы полусети $U^*$ до того момента, когда состояния выходных каналов полусети $U^*$ стабилизируются; после этого полусеть $W$ останавливает работу в случае, когда состояние последнего выхода полусети $U^*$ есть I; в противном случае полусеть $W$ передает сигналы выходов полусети $U^*$ на ее входы и возобновляет блокировку входов полусети $U^*$.

Для построения полусети $W$ построим вначале некоторые вспомогательные сети и полусети.

1) Построим сети $S_0$ и $S_1$, постоянно выдающие в качестве состояния одной из вершин константы 0 и I. Для построения $S_0$ и $S_1$

берутся схемы $C_0$ и $C_1$ из функциональных элементов в базисе $(g_1, g_2, \ldots, g_m)$, реализующие соответственно функции 0 и 1; затем $C_0$ и $C_1$ рассматриваются как логические полусети; все элементы схемы $C_0$ приводятся в состояния, соответствующие вычислениям, исходя из булева вектора (0, 0, ..., 0), и все элементы схемы $C_1$ приводятся в состояния, соответствующие вычислениям, исходя из булева вектора (1, 1, ..., 1); после этого выход каждой схемы присоединяется ко всем ее входам и вместе с тем продолжает рассматриваться как выходная вершина соответствующей сети. Этим заканчивается построение $S_0$ и $S_1$.

2) Построим полусеть $R$, условно реализующую булево отрицание в течение одного такта. Для ее построения из базиса $(g_1, g_2, \ldots, g_m)$ выбирается немонотонная функция $g_i$, затем известным способом ([4]) строятся два булевых вектора, отличающиеся друг от друга лишь значением одной координаты, и такие, что переход в этой координате от 0 к 1 вызывает переход значения $g_i$ от 1 к 0; после этого полусеть, условно реализующая однотактное отрицание, строится посредством отождествления выходов соответствующих сетей $S_0$ и $S_1$ со всеми входами одноэлементной схемы, реализующей $g_i$, кроме одного входа, оставляемого свободным.

3) Построим полусеть $D$, условно реализующую в течение одного такта нелинейную двуместную булеву функцию $\delta$ (т. е. одну из 8 двуместных неконстантных булевых функций, принимающих одинаковые значения в каких-либо трех точках). Эта полусеть строится в соответствии с известным методом ([4]), исходя из представления нелинейной функции $g_j$ в виде полинома Жегалкина, посредством отождествления выходов соответствующих сетей $S_0$ и $S_1$ со всеми входами одноэлементной схемы, реализующей $g_j$, за исключением двух входов, оставляемых свободными.

4) Построим „сеть-кольцо" $\Omega_m$ длины $2m$, где $m$—любое натуральное число. Эта сеть строится посредством последовательного соединения $2m$ полусетей $R$ в виде цикла. А именно, рассматриваются экземпляры $R_1, R_2, \ldots, R_{2m}$ полусети $R$, выходная вершина каждой из полусетей $R_i$ при $1 \leqslant i \leqslant 2m$ отождествляется со свободным входом полусети $R_{i+1}$, и выходная вершина полусети $R_{2m}$ отождествляется со свободным входом полусети $R_1$.

Через $\Omega_m^k$, где $0 < k < 2m$, будем обозначать сеть $\Omega_m$, в которой выходным вершинам $x_1, x_2, \ldots, x_{2m}$ составляющих полусетей $R_1, R_2, \ldots, R_{2m}$ приписаны начальные состояния, совпадающие с последовательно взятыми буквами $2m$-буквенного слова

$$(01)^{\frac{k}{2}} \quad (10)^{m-\frac{k}{2}}$$

в случае четного $k$, и слова

$$(01)^{\frac{k-1}{2}} \quad 0\,0\,(10)^{m-1-\frac{k-1}{2}}$$

в случае нечетного $k$ (где, как обычно, через $P^n$ обозначено слово, получающееся посредством последовательного соединения $n$ экземпляров слова $P$). Легко видеть, что каждая из указанных вершин $x_1, x_2, \ldots, x_{2m}$ сети $\mathfrak{Q}_m^k$ в процессе работы этой сети меняет свои состояния с периодом $2m$ (если в составе сети нет „стоп-вершины"), и каждый период может быть представлен (возможно, с некоторым сдвигом) в виде $1^k 0^{2m-k}$ или $0^k 1^{2m-k}$, причем половина указанных вершин имеет период вида $1^k 0^{2m-k}$, а половина вершин — период вида $0^k 1^{2m-k}$.

5) Построим полусеть $H$ с тремя свободными входами $y, u, v$ и одним выходом $x$. Эта полусеть строится различным образом в зависимости от вида нелинейной функции $\delta$, реализуемой полусетью $D$. Мы будем различать четыре случая:

(5а) Функция $\delta$ есть $\neg x \vee \neg y$ или $\neg x \,\&\, \neg y$.
(5б) Функция $\delta$ есть $x \vee y$ или $x \,\&\, y$.
(5в) Функция $\delta$ есть $\neg x \vee y$ или $\neg x \,\&\, y$.
(5г) Функция $\delta$ есть $x \vee \neg y$ или $x \,\&\, \neg y$.

Рассмотрим указанные случаи в отдельности.

*Случай (5а).* Рассмотрим шесть вершин $x, a, b, y, u, v$, возьмем три экземпляра полусети $D$ и отождествим их выходные вершины соответственно с $a, b, x$, и пары свободных входов — соответственно с $x$ и $u$, $y$ и $v$, $a$ и $b$.

Построенную таким образом полусеть возьмем в качестве $H$. Легко видеть, что эта полусеть обладает следующими свойствами. Пусть вершинам полусетей $S_0$, $S_1$, входящим в состав $H$, приписаны начальные состояния, указанные в определении $S_0$ и $S_1$; пусть, кроме того, $\delta(x, y) = \neg x \vee \neg y$. Тогда, если свободные входы $u$ и $v$ имеют начальные состояния, $u = 1$ и $v = 0$, и начальные состояния вершин $x$ и $a$ различны, то состояние вершины $x$ остается неизменным в процессе работы полусети. Если же начальные состояния $u$ и $v$ суть 0 и 1, то через 2 такта после начала работы полусети состояние вершины $x$ становится равным начальному состоянию свободного входа $y$; при этом если полусеть $H$ включена в состав другой сети, обеспечивающей через 2 такта после начала работы изменение состояний $u$ и $v$ на $u = 1$ и $v = 0$ и дальнейшее сохранение этих состояний, то полученное состояние вершины $x$ остается неизменным (даже если $y$ в дальнейшем меняет свое состояние) до тех пор, пока входы $u$ и $v$ сохраняют состояния 1 и 0.

Если $\delta(x, y) = \neg x \,\&\, \neg y$, то все указанные утверждения сохраняют силу после замены 0 на 1 и 1 на 0.

*Случай (5б).* Рассмотрим 9 вершин $x, a, b, c, d, e, y, u, v$, возьмем три экземпляра полусети $R$ и три экземпляра полусети $D$; отождествим выходные вершины полусетей $R$ с $x, b, c$, а их свободные входы соответственно с $a, d, e$; выходные вершины полусетей $D$

отождествляем с $a$, $d$, $e$, а пары их свободных входов — соответственно с $b$ и $c$, $x$ и $c$, $y$ и $v$. Построенную полусеть возьмем в качестве $H$. Легко видеть, что эта полусеть обладает свойствами, аналогичными свойствам $H$ в случае (5а), а именно: если вершины полусетей $S_0$ и $S_1$, входящих в $H$, имеют такие же состояния, как указано выше для случая (5а), и $\delta(x, y) = x \vee y$, то верны следующие утверждения: если свободные входы $u$ и $v$ имеют начальные состояния $u = 0$ и $v = 1$, начальные состояния $x$ и $d$ одинаковы, начальные состояния $x$ и $b$ различны, то состояние $x$ не меняется в процессе работы полусети; если же начальные состояния $u$ и $v$ суть 1 и 0, то через 4 такта после начала работы полусети состояние вершины $x$ становится равным начальному состоянию свободного входа $y$; в последнем случае, если полусеть $H$ включена в состав другой сети, обеспечивающей через 4 такта после начала работы изменение состояний $u$ и $v$ на $u = 0$ и $v = 1$ и дальнейшее сохранение этих состояний, то полученное состояние вершины $x$ не меняется, пока $u$ и $v$ сохраняют состояния 1 и 0 (даже если $y$ в дальнейшем изменит свое состояние).

Если $\delta(x, y) = x \& y$, то все приведенные утверждения сохраняют силу после замены 0 на 1 и 1 на 0.

*Случай (5в).* Рассмотрим 7 вершин $x$, $a$, $b$, $c$, $u$, $y$, $v$; возьмем один экземпляр полусети $R$ и три экземпляра полусети $D$; отождествим выходные вершины полусети $R$ с $b$, а ее свободный вход с $c$; выходные вершины полусетей $D$ отождествляем с $x$, $a$, $c$, а пары их свободных входов — соответственно с $a$ и $b$, $x$ и $u$, $y$ и $v$ (отметим, что, в отличие от случаев (5а) и (5б), порядок перечисления вершин каждой пары здесь существенен, поскольку значение функции $\delta$ зависит от порядка аргументов). Построенную полусеть возьмем в качестве $H$. Легко видеть, что эта полусеть обладает свойствами, аналогичными свойствам $H$ в случаях (5а) и (5б), а именно: если вершины полусетей $S_0$ и $S_1$, входящих в $H$, имеют такие же состояния, как указано для случая (5а), и $\delta(x, y) = \neg x \vee y$, то верны следующие утверждения: если свободные входы $u$ и $v$ имеют начальные состояния $u = 0$ и $v = 1$, и начальные состояния $x$ и $a$ различны, то состояние $x$ не меняется в процессе работы полусети; если же полусеть $H$ включена в другую сеть, в составе которой входы $u$ и $v$ принимают значения, совпадающие с последовательно взятыми буквами слов соответственно вида $0^{p+1}\, 1^2\, 0^q$ и $1^p\, 0^3\, 1^q$, где $q > 0$, причем значение входа $y$ остается неизменным в течение 3 тактов, когда значение $v$ есть 0, а также в течение хотя бы одного следующего такта, то значение вершины $x$ становится равным указанному значению входа $y$ и остается неизменным в дальнейшем, пока $u$ и $v$ сохраняют значения 0 и 1.

Если $\delta(x, y) = x \& \neg y$, то все указанные утверждения сохраняют силу после замены 1 на 0 и 0 на 1.

*Случай (5г).* Этот случай рассматривается в точности так же, как предыдущий, с той лишь разницей, что порядок перечисления вершин, с которыми отождествляются свободные входы полусетей $D$, в каждой паре вершин меняется на обратный; таким образом, выходные вершины полусетей $D$ отождествляются с $x$, $a$, $c$, а пары их свободных входов — соответственно с $b$ и $a$, $u$ и $x$, $v$ и $y$. Все остальные определения и утверждения формулируются в точности так же, как в случае (5в).

Тем самым для всех случаев указан способ построения полусети $H$.

Построим теперь полусеть $W$. Для этого, положив $m = \left[\frac{N^*+1}{2}\right] + 2$ (где $N^*$ — глубина полусети $U^*$), построим сети $\mathfrak{Q}'$ и $\mathfrak{Q}''$ таким образом, что в случае (5а) имеет место $\mathfrak{Q}' = \mathfrak{Q}'' = \mathfrak{Q}_m^2$; в случае (5б) — $\mathfrak{Q}' = \mathfrak{Q}'' = \mathfrak{Q}_m^4$, в случаях (5в) и (5г) — $\mathfrak{Q}' = \mathfrak{Q}_m^2$, $\mathfrak{Q}'' = \mathfrak{Q}_m^3$. Построим $(r+1)$ экземпляр $H_1, H_2, \ldots, H_{r+1}$ полусети $H$, где $r$ — количество входов полусети $U^*$; свободные выходы каждой полусети $H_i$ обозначим через $y_i$, $u_i$, $v_i$, где $1 \leqslant i \leqslant r+1$.

Отождествим все входы $u_i$ с одной из вершин сети $\mathfrak{Q}'$, и все входы $v_i$ с одной из вершин сети $\mathfrak{Q}''$ таким образом, чтобы последовательности значений вершин $u_i$ и $v_i$ были бы периодическими, и их периоды соответственно $P$ и $Q$ удовлетворяли бы следующим условиям:

1) $P = 1^{2m-2}\,0^2$, $Q = 0^{2m-2}\,1^2$ в случае (5а)
при $\delta(x, y) = \neg x \vee \neg y$;

2) $P = 0^{2m-2}\,1^2$, $Q = 1^{2m-2}\,0^2$ в случае (5а)
при $\delta(x, y) = \neg x \,\&\, \neg y$;

3) $P = 0^{2m-4}\,1^4$, $Q = 1^{2m-4}\,0^4$ в случае (5б)
при $\delta(x, y) = x \vee y$;

4) $P = 1^{2m-4}\,0^4$, $Q = 0^{2m-4}\,1^4$ в случае (5б)
при $\delta(x, y) = x \,\&\, y$;

5) $P = 0^{2m-2}\,1^2$, $Q = 1^{2m-3}\,0^3$ в случае (5в)
при $\delta(x, y) = \neg x \vee y$ и в случае (5г)
при $\delta(x, y) = x \vee \neg y$;

6) $P = 0^{2m-2}\,1^2$, $Q = 1^{2m-3}\,0^3$ в случае (5в)
при $\delta(x, y) = \neg x \,\&\, y$ и в случае (5г)
при $\delta(x, y) = x \,\&\, \neg y$.

Возможность такого отождествления легко усматривается из построения сетей $\mathfrak{Q}'$ и $\mathfrak{Q}''$ и из сделанных ранее замечаний относительно свойств сетей вида $\mathfrak{L}^k_m$. Полусеть, полученную в результате указанного отождествления, возьмем в качестве полусети $W$.

Теперь мы можем завершить построение сети $V$, моделирующей работу моноциклической схемы $U$. Для этого отождествим свободные входы $y_1, y_2, \ldots, y_{r+1}$ полусети $W$ с выходными вершинами полусети $U^*$; свободные входы полусети $U^*$ отождествим с выходными вершинами $x_1, x_2, \ldots, x_r$ полусети $W$. Сеть, полученную в результате указанного отождествления, возьмем в качестве $V$. Вершину $x_{r+1}$ возьмем в качестве стоп-вершины сети $V$. Вершины $x_1, x_2, \ldots, x_r$ будем рассматривать в качестве вершин, моделирующих начальные состояния моноциклической схемы $U$. Начальные состояния вершин, входящих в сети $\mathfrak{L}'$ и $\mathfrak{L}''$, фиксируются таким образом, как это было указано в определениях сетей $\mathfrak{L}'$ $\mathfrak{L}''$ и $\mathfrak{L}^k_m$ так, чтобы начало процесса изменения состояний каждой из вершин $u_i$ и $v_i$ совпадало с началом соответствующего периода $P$ или $Q$; начальные состояния остальных вершин сети $V$, отличных от $x_1, x_2, \ldots, x_r$, фиксируются произвольным образом. Пользуясь указанными выше свойствами полусети $H$, легко показать, что, исходя из указанных начальных состояний вершин, отличных от $x_1, x_2, \ldots, x_r$, и исходя из состояний вершин $x_1, x_2, \ldots, x_r$, совпадающих с какими-либо фиксированными начальными состояниями входов моноциклической схемы $U$, сеть $V$ моделирует процесс работы моноциклической схемы $U$ с временем настройки 0 и основным периодом $2m = 2\cdot\left[\dfrac{N^*+1}{2}\right]+4$.

Линейные оценки сложности сети $V$ в зависимости от сложности схемы $U$ получаются очевидным образом, поскольку глубина схемы из функциональных элементов не превосходит сложности этой схемы, а сложность полусетей $U^*$ и $W$ линейно оценивается в зависимости от глубины и сложности моноциклической схемы $U$. Теорема доказана.

З а м е ч а н и е. Построение полусети $W$ может быть осуществлено значительно более экономным способом по сравнению с тем, как это сделано в доказательстве теоремы 1, а именно, можно добиться того, чтобы количество вершин полусети $W$ линейно оценивалось в зависимости от $\log N^*$, а не от $N^*$, как это имеет место в приведенном выше варианте. Однако такая экономия количества вершин полусети $W$ приводит к усложненной схеме с менее обозримой тактовой структурой процесса ее работы. Поскольку эта экономия не позволяет изменить общий характер оценки, получаемой в теореме 1, было отдано предпочтение менее экономной, но легче обозримой конструкции.

Отметим, что некоторое преимущество моноциклических схем перед логическими сетями, по нашему мнению, заключается в том, что при построении моноциклической схемы нет необходимости проводить синхронизацию процессов работы ее частей; мы задаем лишь основное преобразование памяти, которое должно быть повторяемо, и условие прекращения его повторений. Теорема 1 дает стандартный способ проведения такой синхронизации, если это требуется.

Возможности рассматриваемого подхода отчасти иллюстрируются следующей теоремой, представляющей собой обобщение основного результата из [2] на случай произвольного булева базиса, полного относительно суперпозиции.

Теорема 2. Пусть $(f_1, f_2, \dots, f_m)$ и $(g_1, g_2, \dots, g_m)$ — два булева базиса, причем базис $(g_1, g_2, \dots, g_m)$ является полным относительно суперпозиции. Тогда существуют константы $C$ и $D$, такие, что при любом $k > 1$ существует логическая сеть со стоп-вершиной в базисе $(g_1, g_2, \dots, g_m)$, имеющая сложность, не превосходящую $Ck \log_2 k + D$, и моделирующая всякую логическую сеть (со стоп-вершиной или без таковой) в базисе $(f_1, f_2, \dots, f_n)$, имеющую сложность, не превосходящую $k$; при этом время настройки и основной период моделирования не превосходят $C \log_2 k + D$.

Доказательство. В работе [2] аналогичная теорема была доказана для случая логических сетей без стоп-вершин в базисе, состоящем из всех двуместных булевых функций. (Этот базис для краткости будем называть «базисом Офмана»).

Рассмотрим множество логических сетей в базисе $(f_1, f_2, \dots, f_n)$ со сложностью, не превосходящей $k$. Пользуясь теоремой 1, построим моделирующие их логические сети в базисе Офмана; сложность их будет не более $Dk + E$, где $D$ и $E$ — некоторые константы. Далее, пользуясь результатами работы [2], построим логическую сеть $\theta$ в базисе Офмана, моделирующую все указанные сети (с очевидной добавочной конструкцией, состоящей из констант и функции $(x \& z) \vee (y \& \neg z)$ и обеспечивающей моделирование работы „стоп-вершины"). Наконец, пользуясь снова теоремой 1, построим логическую сеть в базисе $(g_1, g_2, \dots, g_m)$, моделирующую $\theta$. Эта сеть будет удовлетворять требуемым условиям в силу транзитивности отношения моделируемости. Теорема доказана.

Ի. Դ. ԶԱՍԼԱՎՍԿԻ

## ՏՐԱՄԱԲԱՆԱԿԱՆ ՑԱՆՑԵՐ ԵՎ ՄՈՆՈՑԻԿԼԻԿ ՍԽԵՄԱՆԵՐ

### Ամփոփում

*Դիտարկվում են ցիկլեր պարունակող տրամաբանական ցանցեր։ Ուսումնասիրվում է տրամաբանական ցանցերի պատկերացումը մոնոցիկլիկ սխեմաների միջոցով, որտեղ ձևափոխության պրոցեսը պարունակում է միայն մեկ արտաքին ցիկլ։ Ապացուցվում է, որ մոնոցիկլիկ սխեմաների և տրամաբանական ցանցերի փոխադարձաբար մեկը մյուսին մոդելավորումը հնարավոր է իրացնել բարդության գծային ավելացումով։ Նշված միջոցներով ապացուցվում է նաև համընդհանուր տրամաբանական ցանցերի մասին թեորեմը տեղադրության նկատմամբ լրիվ կամայական բուլյան բազիսների համար։*

## ЛИТЕРАТУРА


1. *Burks A. W., Wright J. B.* Theory of logical nets, Proc. IRE, v. 41, № 10, 1953, 1357—1365, *Беркс А., Райт Дж.* Теория логических сетей, Киб. сб. № 4, 1962, 33—57.
2. *Офман Ю. П.* Универсальный автомат, Труды Московского матем. общества, т. 14, 1965, 186—199.
3. *Заславский И. Д.* Итерационные схемы и некоторые их свойства. IV Всесоюзн. конф. по мат. логике, Тезисы докладов и сообщений, с. 52, Кишинев, 1976.
4. *Яблонский С. В.* Введение в дискретную математику, М., «Наука», 1979.
5. *Барздинь Я. М.* Моделирование логических сетей на автоматах Неймана-Чёрча. «Проблемы кибернетики», вып. 17, 1966, 5—26.